

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-293855

(P2000-293855A)

(43) 公開日 平成12年10月20日 (2000.10.20)

(51) Int.Cl.<sup>7</sup>

識別記号

P I

テマート (参考)

G 1 1 B 7/005

G 1 1 B 7/00

6 3 6 Z 5 D 0 4 4

20/10

3 2 1

20/10

3 2 1 Z 5 D 0 9 0

審査請求 未請求 請求項の数5 O L (全16頁)

(21) 出願番号

特願平11-95422

(22) 出願日

平成11年4月1日 (1999.4.1)

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 重森 俊宏

東京都大田区中馬込1丁目3番6号 株式会社リコー内

(74) 代理人 100080931

弁護士 大澤 敬

Fターム (参考) 5D044 B002 C004 D002 D003 D034

F009 F016

5D090 A001 B004 C004 D003 D005

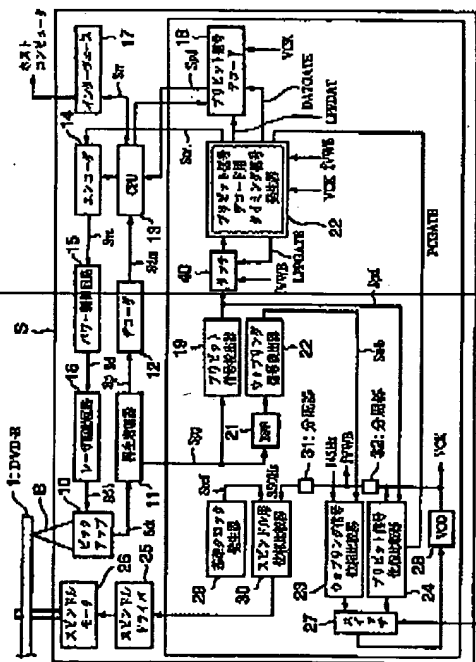
E012 E015 G003 G026

(54) 【発明の名称】 光ディスク駆動装置のプリビット情報検出装置

(57) 【要約】

【課題】 ウォプリング信号にノイズ成分が重畳された場合でも、プリビット信号に基づく情報をより正確に得ることができるようにする。

【解決手段】 ウォプリング信号位相比較器23、プリビット位相比較器24、スイッチ27、VCO28、及び分周器32は、入力された2値化ウォプリング信号：Swbと同期する記録用クロック：VCKを発生させ、同期がとれた場合にはスイッチ27を切り替えて、上記入力されたプリビット検出信号：Spdの位相に同期したのもよりも正確な記録用クロック信号：VCKをプリビット信号デコード用タイミング信号発生器20、プリビット信号エンコーダ14、及びプリビット信号検出器19へそれぞれ出力する。



BEST AVAILABLE COPY

(2)

特開2000-293855

2

## 【特許請求の範囲】

【請求項1】 所定の周波数成分でウォブリングしたデータ記録用トラックと、該データ記録用トラックとは所定の位相関係を有するプリビットが形成された光ディスクに対して情報の記録を行なうときに、前記プリビットによる情報を検出する手段を備えた光ディスク駆動装置のプリビット情報検出装置であって、前記データ記録用トラックのウォブリング成分のみを抽出してウォブル信号を発生するウォブル信号検出手段と、

前記データ記録用トラックのプリビットを検出してそのプリビット信号を発生するプリビット信号検出手段と、前記プリビット信号からプリビットのパターンを第1の所定パターン長で判定し、その判定結果に基づいて同期信号を検出し、その同期検出信号を出力する同期信号検出手段と、

前記プリビット信号からプリビットのパターンを第2の所定パターン長で判定し、その判定結果に基づいてプリビットデータを検出し、そのプリビットデータ信号を出力するプリビットデータ検出手段と、

前記同期検出信号から同期状態を判定し、その判定結果に基づいて同期状態判定信号を出力する同期状態判定手段と、

前記ウォブリング信号の周期対応する周期をカウント変化周期とし、前記プリビット信号の発生周期をフルカウント周期として自走して経過時間を計測するカウント手段と、

該カウント手段によって計測されたカウント値をデコードし、所定カウント値に基づいて前記同期検出信号及び前記プリビット信号の出力をイネーブルにするイネーブル信号を出力するデコード手段と、

前記第1の所定パターン長と前記第2の所定パターン長とがそれぞれ異なるパターン長になるようにしたことを特徴とする光ディスク駆動装置のプリビット情報検出装置。

【請求項2】 請求項1記載の光ディスク駆動装置のプリビット情報検出装置において、

前記第2の所定パターン長を、前記プリビットが形成されるウォブル周期上の所定パターン位置よりも短くなるようにしたことを特徴とする光ディスク駆動装置のプリビット情報検出装置。

【請求項3】 請求項1記載の光ディスク駆動装置のプリビット情報検出装置において、

前記第1の所定パターン長を、前記プリビットが形成されるウォブル周期上の所定パターン位置よりも長くなるようにしたことを特徴とする光ディスク駆動装置のプリビット情報検出装置。

【請求項4】 請求項1記載の光ディスク駆動装置のプリビット情報検出装置において、

前記同期信号検出手段に、前記同期状態判定手段による

同期状態の判定が非同期状態であるときは前記プリビットのパターンを第1の所定パターン長で判定し、同期状態であるときは前記プリビットのパターンを第1の所定パターン長とは異なる第3の所定パターン長で判定する手段を設けたことを特徴とする光ディスク駆動装置のプリビット情報検出装置。

【請求項5】 請求項4記載の光ディスク駆動装置のプリビット情報検出装置において、

前記第3の所定パターン長を、前記プリビットが形成されるウォブル周期上の所定パターン位置よりも短くなるようにしたことを特徴とする光ディスク駆動装置のプリビット情報検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、従来のCD (Compact Disk) 等よりも記録密度を飛躍的に向上させたDVD (Digital Video Disk, 又はDigital Versatile Disk) に代表される高密度記録媒体のうち、追記可能なW O (Write Once) 型の記録媒体 (以下、「DVD-R (DVD-Recordable)」という) において、画像情報等の記録情報の記録時の位置検索等に必要アドレス情報又は同期信号或いはウォブリング信号等のDVD-Rの回転制御に用いられる回転制御情報等 (以下、これらを総称して「プリ情報」という) が予め記録されたDVD-Rから当該プリ情報を検出する光ディスク駆動装置のプリビット情報検出装置に関する。

【0002】

【従来の技術】従来、上述のようなプリ情報が予め記録されており、当該プリ情報に基づいて情報が追記可能な記録媒体としては、コンパクトディスク (CD) と同程度の記録容量を備える光ディスクであるCD-R (CD-Recordable) が知られている。

【0003】そして、当該CD-Rにおいては、予めCD-R製造時のプリフォーマットの段階で記録情報を記録する情報トラック (グルーブトラックまたはランドトラック) を、記録すべきプリ情報を予めFM (Frequency Modulation) 変調した信号に対する周波数で波型にウォブリングさせることにより当該プリ情報を記録していた。

【0004】また、従来のCD-Rに対して実際に記録情報を記録する際には、当該ウォブリングされているトラックのウォブリング周波数を検出し、これに基づいてCD-Rを回転制御するための基準クロックを抽出し、当該抽出した基準クロックに基づいてCD-Rを回転制御するための基準クロックを抽出し、当該抽出した基準クロックに基づいてCD-Rを回転させるスピンドルモータを回転制御するための駆動信号を生成すると共に、CD-Rの回転に同期したタイミング情報を含む記録用

(3)

特開2000-243855

3

クロック信号を生成していた。

【0005】更に、記録情報の記録時に必要なCD-R上のアドレスを示す上記アドレス情報については、上記記録情報の記録時に上記プリ情報を再生し、これに基づいて記録すべき位置を検出して記録情報を記録していた。

【0006】しかし、上述のようなDVD-Rにおいては、その高記録密度化の要請から隣り合う情報トラックの間隔がCD-Rに比してほぼ半分程度になっているため、従来のようにDVD-Rにおける情報トラックをウォブリングしてプリ情報を取得しようとしても、隣接する情報トラックにおけるウォブリング周波数が干渉し合っ

て正確にウォブリング周波数を検出できない場合があった。

【0007】そこで、上記のようなDVD-Rにおいては、当該DVD-Rにおける情報トラック（例えば、グループトラック）を上記基準クロックに基づいた周波数でウォブリングさせると共に、これに加えて上記プリ情報が二つの前記情報トラックの間にあるトラック（例えば、ランドラック）に当該プリ情報に対応するプリビットを形成することによっても記録している。

【0008】更に、必要に応じて当該プリセットからも上記基準クロックが再生できるようにするために、当該プリビットはDVD-Rの全面に渡ってほぼ均等に形成するようにしている。このようにして、従来は上述のようなプリビットを検出することによってプリ情報を取得し、そのプリ情報に基づいて正確な回転制御及び記録制御を行っていた。

【0009】ところで、従来におけるプリビットの検出は次のような方法により行なわれていた。まず、前記情報トラックに光ビームを照射することによって得られるウォブリング周波数成分を含む信号（以下、「ウォブリング信号」という）に同期したゲート信号を生成する。

【0010】次に、上記ウォブリング信号と所定の閾値信号とを比較することにより、所定の閾値信号を超える信号のみを抽出する。そして、その抽出した信号と上記ゲート信号との論理積をとることにより、ウォブリング信号に重畳されたプリビット信号を抜き出す。

【0011】従って、光ディスクに埃やゴミが付着している場合、あるいは光ディスクに記録された他の信号からのクロストークが生じる場合には、ウォブリング信号上にノイズが混入し、このノイズがプリビット検出信号として誤検出される場合があった。

【0012】その結果、記録情報の記録時の位置検索等に必要アドレス情報又は同期信号の情報を正確に得ることができず、DVD-R等を用いた記録装置が誤動作を起こすことがあった。

【0013】そこで、ウォブリング信号にノイズ成分が重畳された場合、正確にプリビット信号に基づく情報を得ることのできる装置が求められていた。

4

【0014】従来、ウォブリング信号の8サイクル中において、プリビット信号の重畳されていないウォブリング信号が5回連続したことを検出した時に、ウォブリング信号の3サイクル内でプリビット信号の検出を行なうことと、プリビット信号が出現すべき正しい位置でのみプリビット信号の検出を行ない、ウォブリング信号にノイズ成分が重畳した場合でも誤検出しないようにした装置（例えば、特開平10-340536号公報参照）があった。

【0015】

【発明が解決しようとする課題】しかしながら、上述したような装置では、ウォブリング信号にノイズ成分が重畳された場合、プリビット信号に基づく情報を正確に得ることができないという問題があった。

【0016】この発明は上記の点に鑑みてなされたものであり、ウォブリング信号にノイズ成分が重畳された場合でも、プリビット信号に基づく情報をより正確に得ることのできるようにすることを目的とする。

【0017】

【課題を解決するための手段】この発明は上記の目的を達成するため、所定の周波数成分でウォブリングしたデータ記録用トラックと、そのデータ記録用トラックとは所定の位相関係を有するプリビットが形成された光ディスクに対して情報の記録を行なうときに、上記プリビットによる情報を検出する手段を備えた光ディスク駆動装置のプリビット情報検出装置であって、上記データ記録用トラックのウォブリング成分のみを抽出してウォブル信号を発生するウォブル信号検出手段と、上記データ記録用トラックのプリビットを検出してそのプリビット信号を発生するプリビット信号検出手段と、上記プリビット信号からプリビットのパターンを第1の所定パターン長で判定し、その判定結果に基づいて同期信号を検出し、その同期検出信号を出力する同期信号検出手段と、上記プリビット信号からプリビットのパターンを第2の所定パターン長で判定し、その判定結果に基づいてプリビットデータを検出し、そのプリビットデータ信号を出力するプリビットデータ検出手段と、上記同期検出信号から同期状態を判定し、その判定結果に基づいて同期状態判定信号を出力する同期状態判定手段と、上記ウォブリング信号の周期に対応する周期をカウント変化周期とし、上記プリビット信号の発生周期をフルカウント周期として自走して経過時間を計測するカウント手段と、そのカウント手段によって計測されたカウント値をデコードし、所定カウント値に基づいて上記同期検出信号及び上記プリビット信号の出力をイネーブルにするイネーブル信号を出力するデコード手段と、上記第1の所定パターン長と上記第2の所定パターン長とがそれぞれ異なるパターン長になるようにしたものである。

【0018】また、上記のような光ディスク駆動装置のプリビット情報検出装置において、上記第2の所定パ

50

(4)

特開2000-293855

5

6

ーン長を、上記プリビットが形成されるウォブル周期上の所定パターン位置よりも短くなるようにするとよい。

【0019】さらに、上記のような光ディスク駆動装置のプリビット情報検出装置において、上記第1の所定パターン長を、上記プリビットが形成されるウォブル周期上の所定パターン位置よりも長くなるようにするとよい。

【0020】また、上記のような光ディスク駆動装置のプリビット情報検出装置において、上記同期信号検出手段に、上記同期状態判定手段による同期状態の判定が非同期状態であるときは上記プリビットのパターンを第1の所定パターン長で判定し、同期状態であるときは上記プリビットのパターンを第1の所定パターン長とは異なる第3の所定パターン長で判定する手段を設けるとよい。

【0021】さらに、上記のような光ディスク駆動装置のプリビット情報検出装置において、上記第3の所定パターン長を、上記プリビットが形成されるウォブル周期上の所定パターン位置よりも短くなるようにするとよい。

【0022】

【発明の実施の形態】以下、この発明の実施の形態を図面に基づいて具体的に説明する。初めに、記録制御情報としてのプリ情報に対応したプリビットを形成すると共に後述のグルーブトラックを所定の周波数でウォブリングさせて回転制御情報を記録した記録媒体としてのDVD-Rディスクの一実施形態について説明するが、例えば、特開平10-340536号公報に記載の公知技術で説明する。

【0023】まず、図1を用いてこの実施形態のDVD-Rディスクの構造について説明する。図1に示すように、DVD-Rディスク1は、色素膜5を備えた一回のみ情報の書き込みが可能な色素型DVD-Rディスクであり、情報トラックとしてのグルーブトラック2と当該グルーブトラック2に再生光又は記録光としてのレーザビーム等の光ビームBを誘導するための隣接トラックとしてのランドトラック3が形成されている。

【0024】また、それらを保護するための保護膜7及び記録された情報を再生する際に光ビームBを反射するための金蒸着面6を備えている。さらに、このランドトラック3にプリ情報に対応するプリビット4が形成されている。このプリビット4は、DVD-Rディスク1を出荷する前に予め形成されているものである。

【0025】当該DVD-Rディスク1においては、グルーブトラック2を当該DVD-Rディスク1の回転速度に対応する周波数でウォブリングさせている。このグルーブトラック2のウォブリングによる回転制御情報の記録は、上記プリビット4と同様にDVD-Rディスク1を出荷する前に予め実行されるものである。

【0026】そして、DVD-Rディスク1に記録情報

(これは、プリ情報及び回転制御情報以外の本来記録すべき画像情報等の情報であり、以下も同じである)を記録する際には、後述のこの発明の一実施形態の情報記録装置において、グルーブトラック2のウォブリングの周波数を検出することにより、回転制御情報を取得してDVD-Rディスク1を所定の回転速度で回転制御すると共に、プリビット4を検出することにより、予めプリ情報を取得し、そのプリ情報に基づいて記録光としての光ビームBの最適出力等が設定されると共に、記録情報を記録すべきDVD-Rディスク1上の位置であるアドレス情報等が取得され、このアドレス情報に基づいて記録情報に対応する記録位置に記録される。

【0027】ここで、記録情報の記録時には、光ビームBをその中心がグルーブトラック2の中心と一致するように照射して、グルーブトラック2上に記録情報に対応する記録情報ビットを形成することにより、記録情報を形成する。この時、光スポットSPの大きさは、図1に示したように、その一部がグルーブトラック2だけでなくランドトラック3にも照射されるように設定する。

【0028】そして、このランドトラック3に照射された光スポットSPの一部の反射光を用いてプッシュプル法、DVD-Rディスク1の回転方向に平行な分割軌道により分割された光検出器を用いたプッシュプル法(以下「ラジアルプッシュプル方式」と称する)により、プリビット4からプリ情報を検出して当該プリ情報が取得されると共に、グルーブトラック2に照射されている光スポットSPの反射光を用いてグルーブトラック2からウォブリング信号が検出されて回転制御用のクロック信号が取得される。

【0029】次に、この実施形態のDVD-Rディスク1に予め記録されているプリ情報及び回転制御情報の記録フォーマットについて、図2の(A)と(B)を用いて説明する。

【0030】図2の(A)は記録情報を再生した時の信号のうちプリビット信号が得られる部分の信号を示し、図2の(B)は記録情報を再生した時の信号全体を示している。

【0031】図2の(A)と(B)に示したウォブリング信号の波形は、当該記録情報を記録するグルーブトラック2のウォブリング状態を反映した形状となっている。また、図2の(A)と(B)に示したように、この実施形態においてDVD-Rディスク1に記録される記録情報は、予め情報単位としてのシンクフレーム毎に分割されている。

【0032】そして、26のシンクフレームによって1つのレコーディングセクタを形成し、更に、16のレコーディングセクタによって1つのECC(Error Correcting code)ブロックを形成している。

(5)

特開2000-293855

7

8

【0033】なお、1つのシンクフレームは、上記記録情報を記録する際の記録フォーマットによって規定されるビット間隔に対応する単位長さ（以下「T」と称する）の1488倍（1488T）の長さを有している。

【0034】グループトラック2は、全てのシンクフレームに渡って145kHz（1つのシンクフレームが8波に相当する周波数）の一定ウォブリング周波数：f0でウォブリングされている。そして、後述するこの実施形態の情報記録装置において、当該一定のウォブリング周波数：f0を検出することによってスピンドルモータの回転制御のための信号を検出する。

【0035】一方、この実施形態においてDVD-Rディスク1に記録されるプリ情報は、シンクフレーム毎に記録される。ここで、プリビット4によるプリ情報の記録においては、記録情報における夫々のシンクフレームにおける同期情報が記録される領域に隣接するランドトラック3上にプリ情報における同期信号を示すものとして必ず1つのプリビット4が形成されると共に、当該同期情報以外の当該シンクフレーム内の前半部分に隣接するランドトラック3上に記録すべきプリ情報の内容（アドレス情報）を示すものとして2つ又は1つのプリビット4を形成する。

【0036】なお、同期情報以外の当該シンクフレーム内の前半部分については、記録すべきプリ情報の内容によってはプリビット4が形成されない場合もある。また、1つのレコーディングセクタにおいては、偶数番目のシンクフレーム（以下「EVENフレーム」と称する）のみ、又は奇数番目のシンクフレーム（以下「ODDフレーム」と称する）のみにプリビット4が形成されてプリ情報が記録される場合がある。

【0037】このようにして形成されるプリビット4の再生信号は、図2の（A）と（B）に示すように、ウォブリング信号に重畳されており、通常は、EVENシンクフレームにプリビット信号が現れる。

【0038】しかし、プリビット4が隣接する場合には、プリビット信号間でクロストークが生じるため、図2の（B）に点線で示すように、ODDシンクフレームによってプリビット信号が得られるようにプリビット4を形成する。

【0039】また、逆にODDシンクフレームからEVENシンクフレームにプリビット4を移動させる場合もある。また、プリビット信号は、図2の（A）に示すように、ウォブリング信号の8サイクル中のb0、b1、b2で示す3個所に発生する。そして、プリビット信号は、この発生位置によって次のような意味を有している。

【0040】図3は、このプリビット信号の意味を説明するための図であり、図3の（A）はウォブリング信号とプリビット信号の関係示す図、図3の（B）はウォブリング信号に対して予想されるプリビット信号の位置を

示す図、図3の（C）はウォブリングの8サイクルごとの区切りを示す図である。

【0041】また、図3の（D）はEVENシンクフレームとODDシンクフレームとの間のプリビットの移動が無い場合のプリビット信号の発生位置の例を示す図、図3の（E）は上記移動が有る場合のプリビット信号の発生装置の例を示す図である。

【0042】なお、図3の（B）と（D）と（E）において、三角形で示する位置がODDシンクフレームに生じるプリビット信号の位置であり、四角形で示す位置がEVENシンクフレームに生じるプリビット信号の位置を示している。

【0043】図3の（B）と（C）に示すように、プリビット信号は、いずれのシンクフレームにおいてもウォブリング信号の8サイクル中の先頭の3サイクルに発生し、残りの5サイクルに発生する場合は無い。

【0044】また、図3の（D）と（E）から判るように、b0の位置のプリビット信号は毎シンクフレームで出現する。したがって、プリビット信号の値は常に“1”であり、プリビット信号検出の同期をとるためのシンクビットとして機能している。

【0045】また、b1の位置のプリビット信号は、先頭シンクフレームのみに出現する。さらに、プリビット信号の値は常に“1”である。そして、b1の位置にプリビット信号が出現しない時は、次のb2の位置のプリビット信号によってアドレス等のデータを示すことになる。

【0046】b2の位置のプリビット信号は、b1の位置にプリビット信号が出現する場合にはEVENシンクフレーム、又はODDシンクフレームの別を表す信号になる。

【0047】つまり、図3の（D）と（E）に示すように、b1の位置とb2の位置にプリビット信号が出現する場合には、EVENシンクフレームの先頭フレームであるものと判別することができ、b1の位置にはプリビット信号が出現してb2の位置にプリビット信号が出現しない場合には、ODDシンクフレームの先頭フレームであるものと判別することができる。

【0048】また、b1の位置にプリビット信号が出現しない場合には、プリビット信号によってデータの値が示されることになり、b2の位置にプリビット信号が出現すれば“1”の値を、また、b2の位置にプリビット信号が出現しない場合には“0”の値を表す。

【0049】例えば、図3の（D）と（E）に示した例では、BIT1のデータは“1”に、BIT2のデータは“0”になる。

【0050】このように、1セクタは先頭シンクフレーム（図3には「LPP SYNC」と示す）と、BIT1～BIT12までのデータ用シンクフレームとから構成されており、以上のように、プリビット信号をデコー

(6)

特開2000-293855

9

10

ドすることにより、シンク情報あるいはデータ情報が得られることになる。

【0051】表1は、プリビット信号のデコードの結果を示す表である。

【0052】

【表1】

各ビットの意味	b0	b1	b2
シンクビットで常に1	1	*	*
偶数先頭シンクフレーム	1	1	1
奇数先頭シンクフレーム	1	1	0
データ1	1	0	1
データ0	1	0	0

【0053】ところで、従来は以上のようなプリビット信号のデコードを、図4に示すような回路によって行なっていた。図4に示すプリビット信号デコーダは、再生信号からプリビット信号を抽出して2値化するLPP2値化回路100と、再生信号からウォブリング信号を抽出して2値化するウォブリング信号2値化回路101とを備えている。

【0054】上記LPP2値化回路100から出力される2値化されたプリビット信号（以下「2値化LPP」と称する）と、上記ウォブリング2値化回路101から出力される2値化ウォブリング信号の立ち上がりエッジは、それぞれ同期用フリップフロップ102に入力され、当該フリップフロップ102のデータ入力に1をセットしておくことにより、プリビット信号の出現タイミングで順次シフトレジスタ103にラッチされる。

【0055】そして、ラッチされたデータは、予め上記表1のデコード結果を基に作成されて基準シンクパターン発生回路105に記憶された基準シンクパターンと、比較器104において比較され、一致した時にシンク情報あるいはデータ情報が得られることになる。

【0056】図5は、図4に示したデコーダを用いたデコード例を示す図である。なお、図5において符号a~fで示される信号は、図4に同じ符号で示した位置の信号である。

【0057】フリップフロップ102のQ出力は、ウォブリング信号の周期であるT1ごとリセットされるため、プリビット信号が出現しない場合には、シフトレジスタ103には0がラッチされる。

【0058】そして、時刻：t1とt2のようにプリビット信号が出現すると、フリップフロップ102のQ出力は“1”になり、その“1”がシフトレジスタ103にラッチされる。そして、シンクビットから12個目のサイクルで比較器104から検出パルスが出力される。

【0059】図5に示した例では、「110」という情報がデコードされ、現在のフレームがODDシンクフレームの先頭フレームであることを判別することができ

る。

【0060】従来は、このようにしてプリビット信号からプリ情報を得ていた。しかしながら、DVD-Rディスク1に形成された他のプリビット4からのクロストークが生じた場合、あるいはDVD-Rディスク1上に埃やゴミ等が付着していた場合には、図6に示すようなウォブリング信号にノイズ成分が重畳されることがあった。

【0061】そして、図4に示した回路では、このノイズ成分をプリビット信号として検出してしまうことがあるため、図6に示すように、時刻：t6において誤った検出パルスが出力され、本来検出パルスが出力されるべき点線の丸印で示す位置には、検出パルスが出力されないという問題が生じてしまう。その結果、正しいシンク位相や正しいデータが得られなくなり、記録装置が正常に動作しないことがあった。

【0062】次に、この発明の一実施形態である情報記録装置におけるプリビット信号の検出処理について説明する。図7は、この発明の光ディスク駆動装置のプリビット情報検出装置の一実施形態である情報記録装置の構成を示す図である。

【0063】この情報記録装置は、CPU、ROM、及びRAM等からなるマイクロコンピュータによって実現され、ホストコンピュータから送信されてくるデジタル情報を上記DVD-Rディスク1に対して記録する際、この発明に係るプリビット信号の検出処理を実行する。

【0064】DVD-Rディスク1には、当該DVD-Rディスク1上のアドレス情報等を含む上記プリビット4及びウォブリングするグルーブトラック2が予め形成されており、デジタル情報の記録時には、当該プリビット4を予め検出することによってDVD-Rディスク1上のアドレス情報を得て、これによってデジタル情報を記録するDVD-Rディスク1上の記録位置を検出して記録する。

【0065】図7に示すように、この実施形態の情報記録装置5は、ピックアップ10と、再生増幅器11と、デコーダ12と、CPU13と、プリビット信号エンコーダ14と、パワー制御回路15と、レーザ駆動回路16と、プリビット信号デコーダ18と、プリビット信号検出器19と、プリビット信号デコード用タイミング信号発生器20と、BPF (Band Pass Filter) 21を備えている。

【0066】また、ウォブリング信号検出器22と、ウォブリング信号位相比較器23と、プリビット信号位相比較器24と、スピンドルドライバ25と、スピンドルモータ26と、スイッチ27と、VCO (Voltage Controlled Oscillator) 28と、基準クロック発生器29と、スピンドル用位相比較器30と、分周器31と32とを備えている。

(7)

特開2000-293355

11

【0067】この情報記録装置Sには、外部のホストコンピュータから記録すべきデジタル情報：Srrがインターフェース17を介して入力される。

【0068】次に、この情報記録装置Sにおける全体の動作を説明する。ピックアップ10は、図示を省略したレーザダイオード、偏光ビームスプリッタ、対物レンズ、及び光検出器等を含み、レーザ光、駆動信号：Sd1に基づいて光ビームBをDVD-Rディスク1の情報記録面に照射し、その反射光に基づいてラジアルブッシュ方式によって上記プリビット4及びグルーブトラック2のウォブリグ信号を検出して記録すべきデジタル情報：Srrを記録すると共に、既に記録されているデジタル情報がある場合には、上記光ビームBの反射光に基づいて当該既に記録されているデジタル情報

を検出する。  
【0069】そして、再生増幅器11は、ピックアップ10から出力されたプリビット4及びグルーブトラック2のウォブリグ信号に対応する情報を含むピックアップ検出信号：Sdtを増幅し、プリビット4及びグルーブトラック2のウォブリグ信号に対応するプリ情報信号：Sppを出力すると共に、既に記録されているデジタル情報に対応する増幅信号：Spを出力する。

【0070】その後、デコーダ12は、増幅信号：Spに対して8-16復調及びデインターリーブを施すことによって当該増幅信号：Spをデコードし、復調信号：SdmをCPU13へ出力する。

【0071】一方、プリビット信号検出器19は、プリ情報信号：Sppに基づいて後述する処理によってプリビット検出信号：Spdとしてのパルス信号をプリビット信号位相比較器24並びにプリビット信号ラッチ回路40へ出力する。

【0072】プリビット信号ラッチは、後述する処理によってプリビット検出信号：Spdをラッチし、プリビット信号デコーダ18並びにプリビット信号デコード用タイミング信号発生器20へ出力する。

【0073】また、ウォブリグ信号検出器22は、BPF21によってプリ情報信号：Sppから抽出されたウォブリグ信号成分を入力し、その入力したウォブリグ信号成分を内部のコンパレータによって所定の基準値と比較し、当該ウォブリグ信号成分の振幅レベルが上記基準値よりも大となる期間だけパルス信号を出力する。

【0074】すなわち、当該ウォブリグ信号成分をパルス列化し、2値化ウォブリグ信号：Swbとして、ウォブリグ位相比較器23へ出力する。

【0075】また、上記ウォブリグ位相比較器23、プリビット位相比較器24、スイッチ27、VCO28、及び分周器32は、いわゆるPLL回路を構成するものであり、入力された2値化ウォブリグ信号：Swbと同期する記録用クロック：VCKを発生させ、同期

12

がとれた場合には、スイッチ27を切り替えて、上記入力されたプリビット検出信号：Spdの位相に同期したものよりも正確な記録用クロック信号：VCKをプリビット信号デコード用タイミング信号発生器20、プリビット信号エンコーダ14、及びプリビット信号検出器19へそれぞれ出力する。

【0076】一方、上記記録用クロック信号：VCKは、二つの分周器32と31を介してスピンドル用位相比較器30に入力され、スピンドル用位相比較器30は、入力された信号と基準クロック発生器29から供給されるDVD-Rディスク1の回転速度の基準周波数成分を含む基準クロック信号：Srefとの位相比較を行ない、その差信号を回転制御信号としてスピンドルドライバ25を介してスピンドルモータ26へ供給する。

【0077】このようにして、スピンドルモータ26に対してスピンドルサーボ制御が施され、DVD-Rディスク1は基準クロック信号：Srefの周波数及び位相に基づいた回転速度で回転することになる。

【0078】また、インターフェース17は、CPU13の制御に基づいてホストコンピュータから送信されてくるデジタル情報：Srrに対して、そのデジタル情報：Srrを情報記録装置Sに取り込むためのインターフェース動作を行ない、インターフェース処理後のデジタル情報：SrrをCPU13を介してエンコーダ14へ出力する。

【0079】こうして、エンコーダ14は、プリビット信号デコード用タイミング信号発生器20からのエンコード用同期信号：Scrをタイミング信号として、ECジェネレート処理、8-16変調並びにスクランブル処理を施して変調信号：Sreを生成し、パワー制御回路15へ出力する。

【0080】その後、パワー制御回路15は、DVD-Rディスク1上に形成される記録ビットの形状を良好にすべく、上記記録用クロック信号：VCKに基づいて変調信号：Sreの波形変換（いわゆる「ライトストラテジ処理」に相当する）を行ない、ピックアップ10内の図示を省略したレーザダイオードを駆動するための記録信号：Sdとして出力する。

【0081】更に、レーザ駆動回路16は、記録信号：Sdに基づいて、実際に上記レーザダイオードを駆動して光ビームBを出射させるための上記レーザ駆動信号：Sd1を出力する。

【0082】最後に、CPU13は、プリビット信号デコード用タイミング信号発生器20から出力されるデコードタイミング信号：WB3GATEに基づいて上記プリビット信号デコーダ18から出力されるプリ情報デコード信号：Spjに基づいて上記プリ情報を取得し、そのプリ情報に含まれているアドレス情報に対応するDVD-Rディスク1上の位置にデジタル情報：Srrを記録する動作を制御する。

(8)

特開2000-293855

13

【0083】この制御動作と並行して、CPU13は、復調信号：Sdmに基づいて既に記録されていたデジタル情報に対応する再生信号をインターフェース17を介して外部へ出力すると共に、情報記録装置Sの全体の動作を制御する。

【0084】図8はプリビット信号ラッチ回路40の構成を示す図、図9はプリビット信号ラッチ回路40の動作タイミングを示す図である。図8に示すように、プリビット信号ラッチ回路40には、上述したプリビット検出信号：Spdの他にfVWB信号、及びLPPGATE信号がそれぞれ入力されている。

【0085】上記fVWB信号は、ウォブリング信号位相比較器23とVCO28と分周器32とからなるPLL回路により、上記2値化ウォブリング信号：Swbとの位相が揃えられた信号であり、記録用クロック：VCKを分周して生成された信号である。

【0086】上記LPPGATE信号は、プリビット信号がウォブリング信号に重畳されて出現すると推定される期間を示す信号であり、fVWB信号の立ち下がりから所定期間後にオン（ON）状態になり、上記推定される期間後にオフ（OFF）状態になる。

【0087】ゲート発生回路あるいは後述する他の回路においては、LPPGATE信号がON状態の場合に検出されたプリビット信号のみを採用して、プリビット信号の有無検出あるいはデコードを行なっている。

【0088】従って、プリビット信号が出現し得ないタイミングにおいて、プリビット信号相当の出力レベル値を有するノイズが発生したとしても、当該ノイズをプリビット信号と誤検知することがない。上記LPPGATE信号は、プリビット検出信号：Spdと共にANDゲートに入力される。

【0089】従って、図9に示すように、LPPGATE信号がON状態の時に2値化LPP信号が出力されると、ANDゲートの出力が“1”になり、その出力がSRフリップフロップのセット端子に入力されるため、S

14

Rフリップフロップの出力QaがON状態になる。そのSRフリップフロップのリセット端子Rには、fVWB信号が入力される。したがって、SRフリップフロップは、fVWB信号の立ち下がり部でリセットされ、SRフリップフロップの出力QaはOFF状態になる。

【0090】また、Dフリップフロップは、fVWB信号の立ち下がり部に同期して動作する。したがって、Dフリップフロップの出力であるLPPSET信号は、SRフリップフロップの出力QaがONになった次のfVWB信号の立ち下がり周期分だけONになる。

【0091】このようにして、LPPSET信号は、プリビット信号が出現したことを示す信号であり、fVWB信号の1周期幅を有するように作成する。

【0092】図10はプリビット信号デコード用タイミング信号発生器20の構成を示す図、図11乃至図15はそれぞれプリビット信号デコード用タイミング信号発生器20の動作タイミングを示す図である。なお、以後の説明の便宜上、EVENシンクフレームとODDシンクフレームの対を1つの単位とし、これをプリビットデータフレームと呼ぶことにする。

【0093】1つのプリビットデータフレームは、ウォブリング信号の16サイクルに当たる。そして、1つのプリビットフレームをウォブリング信号のサイクルで先頭から順に番号をつけて、ウォブリングサイクル0から15と呼ぶことにする。

【0094】図10に示すように、LPPSET信号は、fVWB信号をクロックとして動作するシフトレジスタ200に入力される。シフトレジスタのデータは、Q0、Q1・・・Q12の順にシフトしていく。パタンマッチ回路201は、シフトレジスタ出力をデコードし、表2に示す真理値表にしたがって同期検出信号：SNC1を出力する。

【0095】

【表2】

Q12	Q11	Q10	Q9	Q8	Q7	...	Q3	Q2	Q1	Q0	SNC1
X	X	1	1	1	X	...	X	X	X	X	1
X	X	X	X	X	X	...	X	1	1	0	1
その他の組み合わせ											0

【0096】表2の真理値表は、言い換えると当該ウォブリングサイクルの直前3サイクルに1、1、0というプリビット信号のパターンがあったか、または、当該ウォブリングサイクルから8サイクルをさかのぼった点の直前3サイクルに1、1、1というプリビット信号のパターンがあった場合に、SNC1がONになる変化を示した表である。

【0097】ここで、上記表1のプリビット信号のデコード表と照らし合わせてさらに言い換えると、SNC1

がONになった場合は、当該ウォブリングサイクルは先頭のODDシンクフレームが含まれるプリビットデータフレームの中のウォブリングサイクル11であるか、または、当該ウォブリングサイクルは先頭のEVENシンクフレームが含まれるプリビットデータフレームの中のウォブリングサイクル11である。

【0098】ステートマシン204は、プリビット信号デコード用タイミング信号発生器の同期状態を判定するものであり、初期状態では、ステートマシン204が判



(9)

特開2000-293855

15

15

定する同期状態は非同期状態である。その非同期状態では、ステートマシン204は、同期状態検出信号LOCKをOFF状態としている。

【0099】また、ステートマシン204は、LOCKがOFFの状態ではSNC1の検出待ちを行なう。そのSNC1が検出されると、当該ウォプリングサイクルでフライホイールカウンタ205に対してLOAD信号を出力する。さらに、同期状態を同期状態であると判定し、次のウォプリングサイクルから同期状態検出信号LOCKをONにする。

【0100】フライホイールカウンタ205は、1つのプリビットデータフレーム中のウォプリングサイクルを示すカウンタである。そのフライホイールカウンタ205にLOAD信号が入力されると、カウント値は次のウォプリングサイクルで“12”にセットされる。

【0101】上述したように、SNC1はウォプリングサイクル11でONになり、非同期状態でSNC1が検出されるとLOAD信号が入力されるから、次のウォプリングサイクルからはフライホイールカウンタ205のカウント値はウォプリングサイクルの番号と一致することになる。

【0102】このようにして、プリビット信号デコード用タイミング信号発生器20の初期同期検出が行なわれる。

【0103】図11の(a)は先頭のEVENシンクフレームが検出された場合のパターンマッチ回路201、ステートマシン204、及びフライホイールカウンタ205の動作タイミングを示す図、図11の(b)は先頭のEVENシンクフレームが検出された場合のパターンマッチ回路201、ステートマシン204、及びフライホイールカウンタ205の初期同期検出時の動作タイミングを示す図である。

【0104】図11の(a)に示すように、エッジ検出回路207は、fVWB信号の立上りエッジを検出する。

記録用クロック信号：VCKによってカウントを行なうカウンタ208のカウント値は、fVWB信号の立上りエッジが検出される毎にクリアされる。

【0105】デコード209は、カウンタ208のカウント値をデコードし、fVWB信号の立ち上がりから所定期間後にON状態になり、所定期間後にOFF状態になる上述のLPPGATE信号を発生する。デコード206は、フライホイールカウンタ205のカウント値をデコードし、特定のカウント値でデコード信号：CYCLO+8とCYCL3+11を発生する。

【0106】デコード信号：CYCLO+8は、カウント値が“0”または“8”で出力される信号である。フライホイールカウンタ205のカウント値は、同期状態においてはウォプリングサイクルの番号と一致しているから、デコード信号：CYCLO+8は、EVENシンクフレームとODDシンクフレームの先頭のウォプリングサイクルで“1”になる。

【0107】デコード信号：CYCLO+8とLPPGATE信号はAND回路に入力され、PCGATE信号が出力される。PCGATE信号は、その信号がON状態になっている間だけ後述するプリビット信号用位相比較器を動作させるものである。

【0108】CYCL11信号は、カウント値が“1”で出力される信号である。フライホイールカウンタ205のカウント値は、同期状態においてはウォプリングサイクルの番号と一致しているから、CYCL11信号は、ウォプリングサイクル11、つまり、ODDシンクフレームのb0位置の次のウォプリングサイクルでONになる。

【0109】パターンマッチ回路203は、シフトレジスタ出力をデコードし、表3に示す真理値表にしたがってLPPDAT信号、DATEN信号を出力する。

【0110】

【表3】

Q12	Q11	Q10	Q9	Q8	Q7	...	Q3	Q2	Q1	Q0	LPPDAT	DATEN
X	X	X	0	1	X	...	X	X	X	X	1	1
X	X	X	X	X	X	...	X	X	0	1	1	1
X	X	X	1	X	X	...	X	X	X	X	X	0
X	X	X	X	X	X	...	X	X	1	X	X	0
その他の組み合わせ											0	1

【0111】LPPDAT信号はプリビット信号デコード18に出力される。また、DATEN信号は、ウォプリングサイクル11を示すCYCL11信号とANDされて、DATGATE信号としてプリビット信号デコード18へ出力される。

【0112】プリビット信号デコード18は、DATGATE信号が“1”のタイミングのみでLPPDAT信

号とDATEN信号をチェックし、プリビットのデータをデコードする。DATGATE信号をウォプリングサイクル11のみで監視した場合、Q9とQ8はEVENシンクフレームのb1とb2のプリビット信号にあたり、Q1とQ0はODDシンクフレームのb1とb2のプリビット信号にあたる。

【0113】したがって、DATEN信号をウォプリ

(10)

特開2000-293855

17

18

ゲサイクル11のみで監視した場合、ODDシンクフレームのb1位置にプリビット信号の“1”のパターンがあったか、または、EVENシンクフレームのb1位置にプリビット信号の1のパターンがあった場合に、DATGATE信号はOFFになる。

【0114】これは言い換えると、DATGATE信号をウォブリングサイクル11のみで監視した場合、ODDシンクフレーム又はEVENシンクフレームに先頭シンクフレームが検出された場合はOFFに、それ以外はONになるということに相当する。

【0115】したがって、DATEN信号とCYCL11信号をANDしたDATGATE信号は、先頭シンクフレーム以外のプリビットデータフレームのウォブリングサイクル11のみでONになる。

【0116】また、LPPDAT信号をウォブリングサイクル11のみで監視した場合、ODDシンクフレームのb2位置にプリビット信号の“1”のパターンがあったか、または、EVENシンクフレームのb2位置にプリビット信号の“1”のパターンがあった場合に、LPPDAT信号は“1”になる。

【0117】プリビットデコーダ18は、DATGATE信号が“1”のタイミングのみでLPPDAT信号を検出し、プリビットのデータをデコードする。

【0118】図12及び図13は、パターンマッチ回路203、フライホイールカウンタ205、デコーダ206、及びANDゲートの各動作タイミングを示す図である。

【0119】図12の(a)はb0、b1、b2がデータ1のパターンの場合の動作タイミングを示し、図12の(b)はデータ0のパターンの場合の動作タイミングを示している。DATGATE出力時のLPPDATは、それぞれデコード値になっている。

【0120】図13の(c)はb0、b1、b2が先頭

EVENフレームシンクのパターンの場合の動作タイミングを示し、図13の(d)は先頭ODDフレームシンクのパターンの場合の動作タイミングを示している。

【0121】そして、これらのパターンではDATGATE信号は出力されない。上記表1に示したデコード表によれば、プリビットデータはb0、b1、b2の3ビットからデコードされる。

【0122】上述した例では、先頭シンクフレームの検出にはb0、b1、b2の3ビットが使用されているのに対して、プリビットデータはb1、b2の2ビットからデコードされる。

【0123】この2ビットでデコードが可能になるのは、この情報記録装置Sの同期状態においてはフライホイールカウンタの動作により、ウォブリングサイクル位置が把握されており、シンクフレームb0のプリビット信号は参照する必要がなくなるためである。

【0124】そして、デコードのために参照するビット数が少なくなれば、参照するビット範囲にエラーが含まれる確立が減少し、デコードエラーを減少させることができる。したがって、プリビットデータの検出信頼性を向上させることができる（これは、この発明の請求項1と2の実施形態の効果に相当する）。

【0125】次に、この発明の他の実施形態について説明する。この実施形態の情報記録装置Sは、上述の情報記録装置Sのパターンマッチ回路201とは異なるデコード処理を行なう。すなわち、上述したデコード表のみが異なるだけである。この情報記録装置Sのパターンマッチ回路201は、シフトレジスタ出力をデコードし、表4に示す真理値表にしたがって同期検出信号：SNC1を出力する。

【0126】

【表4】

Q13	Q11	Q10	Q9	Q8	Q7	...	Q3	Q2	Q1	Q0	SNC1
X	0	1	1	1	X	...	X	X	X	X	1
X	X	X	X	X	X	...	0	1	1	0	1
その他の組み合わせ											0

【0127】表4の真理値表は、言い換えると当該ウォブリングサイクルの直前4サイクルに0、1、1、0というプリビット信号のパターンがあったか、または、当該ウォブリングサイクルから8サイクルさかのぼった点の直前4サイクルに0、1、1、1というプリビット信号のパターンがあった場合に、SNC1がONになることを示す表である。

【0128】プリビット信号は、本来b0、1、2位置以外では“0”であるから、上記表1のプリビット信号のデコード表と照らし合わせてさらに言い換えると、SNC1がONになった場合は、当該ウォブリングサイク

ルは先頭のODDシンクフレームが含まれるプリビットデータフレームのウォブリングサイクル11であるか、または、当該ウォブリングサイクルは先頭のEVENシンクフレームが含まれるプリビットデータフレームのウォブリングサイクル11である。これは、上記表2に基づいた説明と同じである。

【0129】図14は、表4の真理値表を使用した場合に表2の真理値表と異なってくる動作タイミングを示す図である。図14に示すプリビットデータフレームには、先頭のEVENシンクフレームが含まれている。したがって、EVENシンクフレームのb0、1、2 (ウ

(11)

特開2000-293855

19

20

ウォプリングサイクル0, 1, 2) にプリビット信号が存在する。

【0130】ウォプリングサイクル11において、シフトレジスタ200のデータは、(Q12, Q11, Q10, Q9, Q8, Q7, ...) = (0, 0, 1, 1, 1, 0, ...) になるため、上記表2と表4のいずれの真理値表を用いてもSNC1がONになる条件にあてはまる。

【0131】次に、これとは別のウォプリングサイクル4における動作を考えてみる。ウォプリングサイクル4においては、シフトレジスタ200データは、(W4, Q3, Q2, Q1, Q0) = (... 0, 1, 1, 1, 0) になる。このパターンは、上記表2の真理値表によれば、SNC1がONになる条件にあてはまる。

【0132】一方、上記表4の真理値表によれば、SNC1がONになる条件にはあてはまらない。

【0133】すなわち、非同期状態で、上記表2の真理値表を用いたパターンマッチ回路201の場合は、先頭のEVENシンクフレームが含まれているプリビットデータフレームのウォプリングサイクル4でSNC1が出力されてしまい、上述のフライホイールカウンタ205へのLOAD信号の出力がなされて、次のウォプリングサイクル5でカウント値が12に設定されてしまうことがある。

【0134】この場合、フライホイールカウンタのカウ

Q13	Q11	Q10	Q9	Q8	Q7	...	Q4	Q3	Q2	Q1	Q0	SNC1
0	0	1	X	X	X	...	X	X	X	X	X	1
X	X	X	X	X	X	...	0	0	1	X	X	1
その他の組み合わせ												0

【0141】SNC2をウォプリングサイクル11のみで監視した場合、ODDシンクフレームのb0の位置にプリビット信号の1のパターンがあったか、または、EVENシンクフレームのb0の位置にプリビット信号の“1”のパターンがあった場合に、SNC2は“1”になる。

【0142】ステートマシン204は、同期状態においてはデコーダ206から入力されるCYCL11信号と、パターンマッチ回路201から入力されるSNC2信号を参照し、CYCL11信号が“1”の時点（ウォプリングサイクル11）で、SNC2が“1”であるか否かによって異なる信号を出力する。

【0143】ウォプリングサイクル11で、SNC2が“1”の場合、フライホイールカウンタ205のカウント値が“0”または“8”の位置で、プリビット信号のb0のパターンが検出されたということであり、フライホイールカウンタのカウント値はウォプリングサイクル番号と一致しており、同期状態にあると判断することが

ント値はウォプリングサイクルの番号と不一致になってしまう。

【0135】もちろん、この場合でも後述する非同期状態の検出により、再度初期同期検出が行なうため、いずれは正しい同期状態が得られるが、同期の確立までに時間がかかってしまう。

【0136】しかし、上述の表4の真理値表を用いた場合は、このような初期同期検出時の誤同期検出がないため、同期の確立が速やかになる（これはこの発明の請求項3の実施形態の効果に相当する）。

【0137】図15は、同期状態において何らかの理由により同期はずれが生じた場合のプリビット信号デコード用タイミング信号発生器20の動作タイミングを示す図である。

【0138】同期はずれが生じる要因はいくつかあるが、例えば、DVD-Rディスク上に存在する欠陥などによってウォプリング信号やプリビット信号が欠落し、PLL回路がロックずれをおこし、fVWBとウォプリング信号の位相関係がずれてしまった場合などがある。

【0139】そこで、図10に示したパターンマッチ回路202の処理を異ならせ、シフトレジスタ出力をデコードし、表5に示す真理値表にしたがって同期検出信号SNC2を出力するようにするとよい。

【0140】

【表5】

Q13	Q11	Q10	Q9	Q8	Q7	...	Q4	Q3	Q2	Q1	Q0	SNC1
0	0	1	X	X	X	...	X	X	X	X	X	1
X	X	X	X	X	X	...	0	0	1	X	X	1
その他の組み合わせ												0

できる。

【0144】ウォプリングサイクル11でSNC2が“0”の場合、フライホイールカウンタのカウント値とウォプリングサイクル番号とは一致していない可能性がある。ただし、プリビット信号に欠陥があり、同期状態にあってもSNC2信号が検出されない場合もあるの

で、この情報記録装置Sでは、以下のようにしてウォプリングサイクル11でSNC2信号が連続して検出できない場合に非同期状態であると判断するようにする。

【0145】まず、ウォプリングサイクル11でSNC2が“1”の場合、ステートマシン204はエラーカウンタ210に対してクリア信号：CLRを出力する。また、ウォプリングサイクル11でSNC2が1の場合、ステートマシン204はエラーカウンタ210に対してカウントアップ信号UPを出力する。

【0146】デコーダ211は、エラーカウンタ210のカウント値をデコードし、カウント値が“3”に達するとエラー信号：SNCERRを出力する。

(12)

特開2000-243855

21

22

【0147】図15では、#4で示すプリビットデータフレームでPLL回路がロックずれを起こし、#5以降のプリビットデータフレームのウォプリングサイクル11で連続してSNC2が非検出となった場合のボタンマッチ回路202、ステートマシン204、エラーカウンタ210、及びデコーダ211の動作タイミングを示している。

【0148】この場合の情報記録装置Sでは、初期同期動作に使用される同期ボタン検出用のボタンマッチ回路201と、同期外れ検出動作に使用される同期ボタン検出用のボタンマッチ回路202とは、参照するビット位置とビット数が異なる。

【0149】ボタンマッチ回路201で上記表4の真理値表を、ボタンマッチ回路202で上記表5の真理値表を適用する場合、初期同期動作で参照するビット数が“4”であるのに対して、同期はずれ動作で参照するビット数は“3”である。そして、参照するビット数が少なくなれば、参照するビット範囲にエラーが含まれる確立が減少する。

【0150】そうすると、同期状態にあってもプリビット信号の欠陥によってSNC2が検出されないという確立が減少し、誤って同期はずれと判断する確立を減少させることができる。したがって、プリビットデータの検出信頼性を向上させることができる（これはこの発明の請求項4と5の実施形態の効果に相当する）。

【0151】

【発明の効果】以上説明してきたように、この発明の請求項1と2の光ディスク駆動装置のプリビット情報検出装置は、初期同期動作ではウォプリング信号8周期のうちの特定の位置のみのプリビット信号を参照して同期検出を行なうので、参照する特定位置以外の位置に欠陥などがあっても、誤った同期検出が行なわれることがなくなる。また、プリビットデータのデコードには、プリビットが形成されるウォブル周期上の所定ボタン位置よりも少ない特定位置のみのプリビット信号を参照するので、デコードエラーを減少させることができる。したがって、プリビットデータの検出信頼性を向上させることができる。

【0152】また、この発明の請求項3の光ディスク駆動装置のプリビット情報検出装置は、初期同期動作ではプリビットが形成されるウォブル周期上の所定ボタン位置よりも長いプリビット信号を参照して同期検出を行なうので、初期同期検出時の誤同期検出が無くなって同期の確立を速やかに行なうことができる。

【0153】さらに、この発明の請求項4と5の光ディスク駆動装置のプリビット情報検出装置は、同期はずれ検出には初期同期動作よりも短い特定の位置のみのプリビット信号を参照して同期はずれ検出を行なうので、同期状態にあってもプリビット信号の欠陥で誤って同期はずれと判断する確立を減少させることができる。

【図面の簡単な説明】

【図1】この発明の実施形態の情報記録装置が使用するDVD-Rディスクの構造を示す説明図である。

【図2】この発明の実施形態の情報記録装置が使用するDVD-Rディスクに予め記録されているプリ情報及び回転制御情報の記録フォーマットを示す説明図である。

【図3】プリビット信号の意味を説明するための図である。

【図4】プリビット信号のデコードを行なう公知技術のデコーダ回路の構成を示すブロック図である。

【図5】図4に示したデコーダ回路を用いたデコード例を示す図である。

【図6】ウォプリング信号にノイズ成分が重畳される場合の説明図である。

【図7】この発明の光ディスク駆動装置のプリビット情報検出装置の一実施形態である情報記録装置の構成を示す図である。

【図8】図7に示したプリビット信号ラッチ回路の構成を示す図である。

【図9】図8に示したプリビット信号ラッチ回路の動作タイミングを示す図である。

【図10】図7に示したプリビット信号デコード用タイミング信号発生器の構成を示す図である。

【図11】図10に示したプリビット信号デコード用タイミング信号発生器の動作タイミングを示す図である。

【図12】同じくプリビット信号デコード用タイミング信号発生器の動作タイミングを示す図である。

【図13】同じくプリビット信号デコード用タイミング信号発生器の動作タイミングを示す図である。

【図14】同じくプリビット信号デコード用タイミング信号発生器における表4の真理値表を使用した場合に表2の真理値表と異なってくる動作タイミングを示す図である。

【図15】同じく同期状態において何らかの理由によって同期はずれが生じた場合のプリビット信号デコード用タイミング信号発生器の動作タイミングを示す図である。

【符号の説明】

1 : DVD-Rディスク	2 : グループトラック
3 : ランドトラック	4 : プリビット
5 : 色素膜	6 : 金蒸着面
7 : 保護膜	10 : ピックアップ
11 : 再生増幅器	12 : デコーダ
13 : CPU	
14 : プリビット信号エンコーダ	
15 : パワー制御回路	16 : レーザ駆動回路
17 : インターフェース	
18 : プリビット信号デコーダ	
19 : プリビット信号検出器	
20 : プリビット信号デコード用タイミング信号発生器	

(13)

特開2000-293855

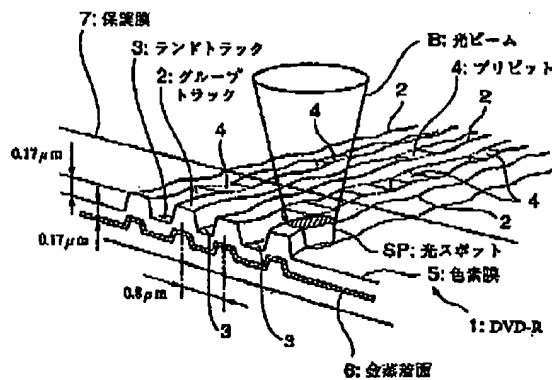
23

24

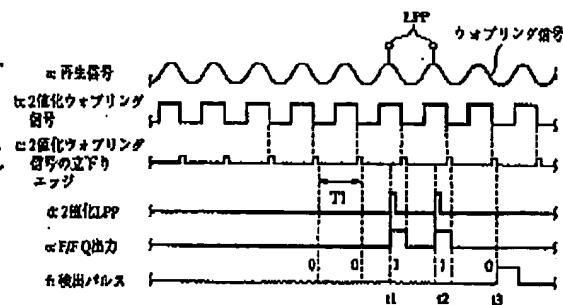
21: BPF      22: ウォブリング信号検出器  
 23: ウォブリング信号位相比較器  
 24: プリビット信号位相比較器  
 25: スピンドルドライバ  
 26: スピンドルモータ    27: スイッチ  
 28: VCO      29: 基準クロック発生器  
 30: スピンドル用位相比較器    31, 32: 分周器  
 40: プリビット信号ラッチ回路  
 100: LPP 2値化回路  
 101: ウォブリング信号2値化回路

102: 同期用フリップフロップ (F/F) 回路  
 103: シフトレジスタ    104: 比較器  
 105: 基準シンクパターン発生回路  
 200: シフトレジスタ  
 201, 202, 203: パタンマッチ回路  
 204: ステートマシン  
 205: フライホイールカウンタ    206: デコーダ  
 207: エッジ検出回路      208: カウンタ  
 209: デコーダ

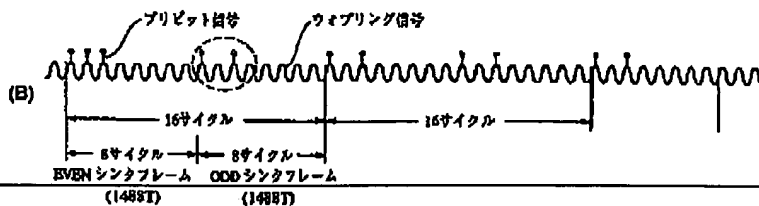
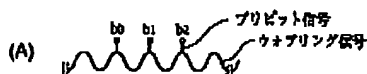
【図1】



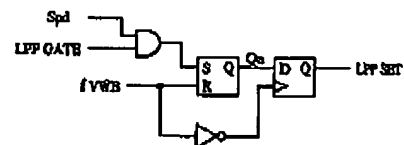
【図5】



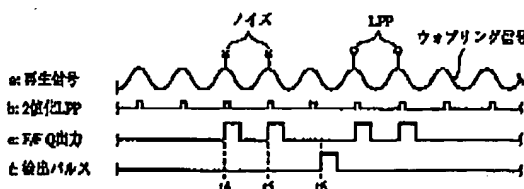
【図2】



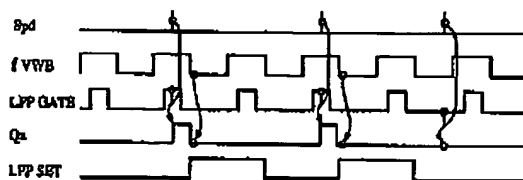
【図8】



【図6】



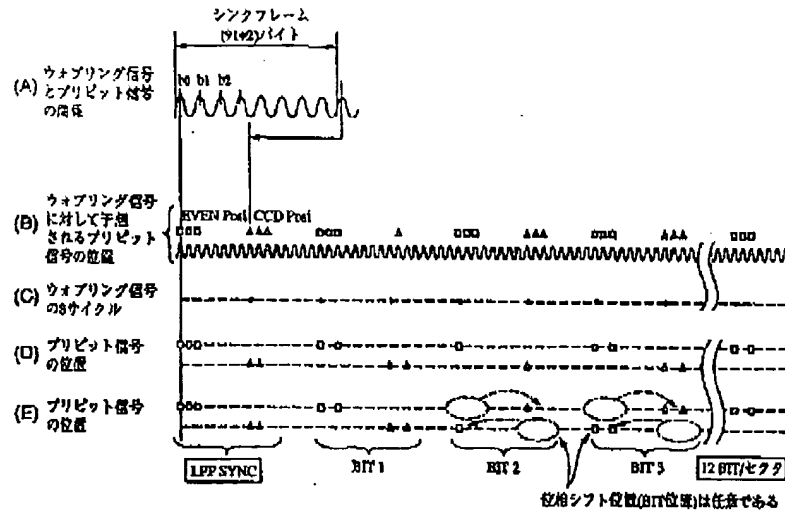
【図9】



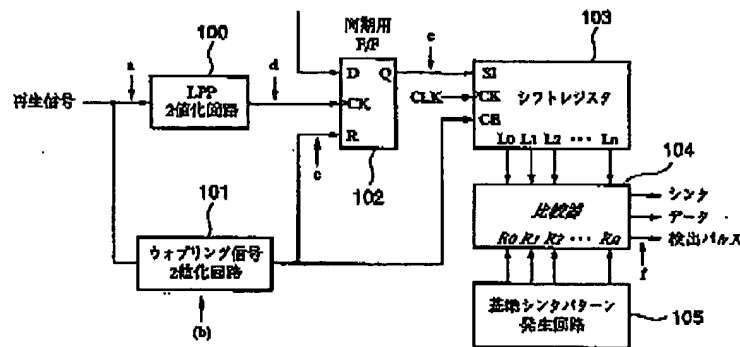
(14)

特開2000-293855

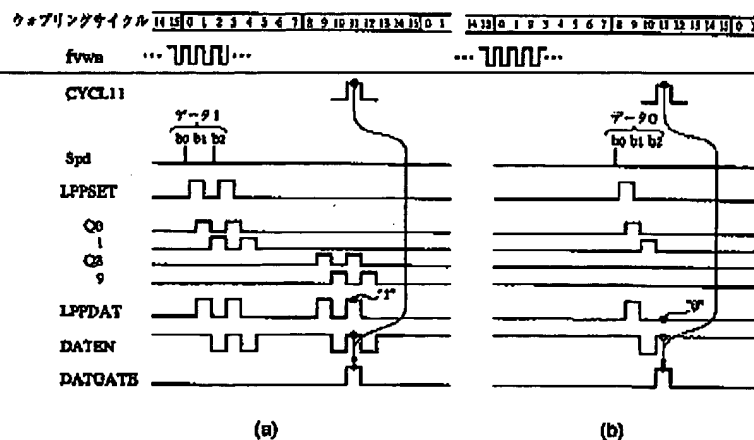
【図3】



【図4】



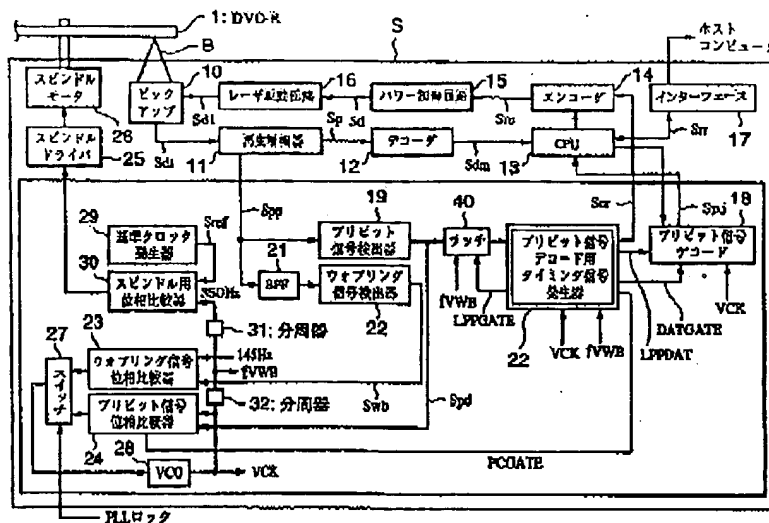
【図12】



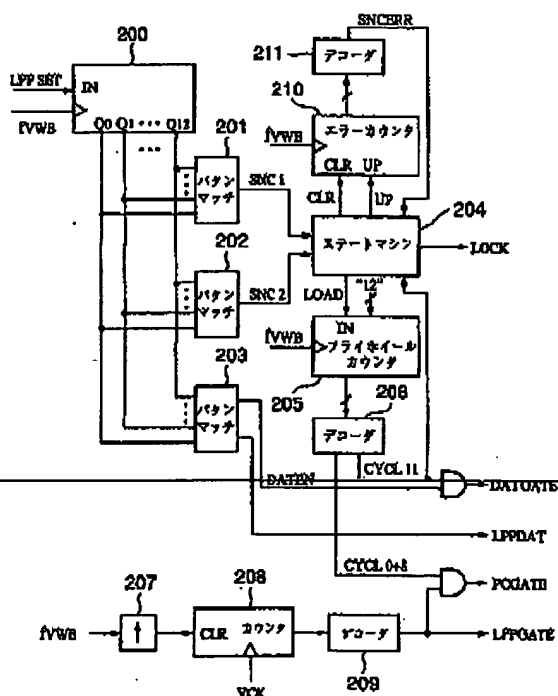
{15}

時間 2000-293855

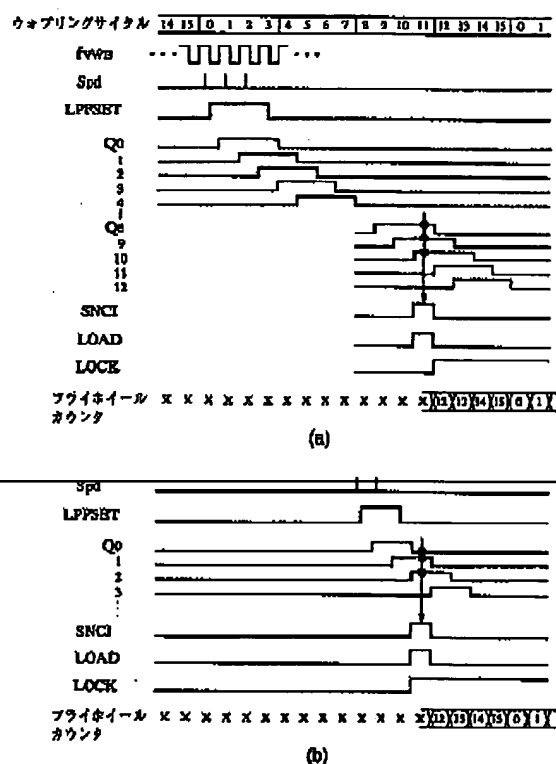
【圖 7】



【图 10】



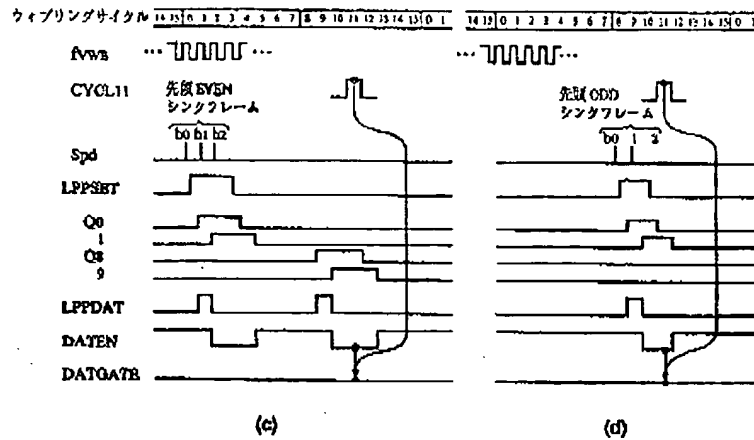
【图 1-1】



(16)

特開2000-293855

【図13】





## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-293855

(43)Date of publication of application : 20.10.2000

(51)Int.Cl.

G11B 7/005

G11B 20/10

(21)Application number : 11-095422

(71)Applicant : RICOH CO LTD

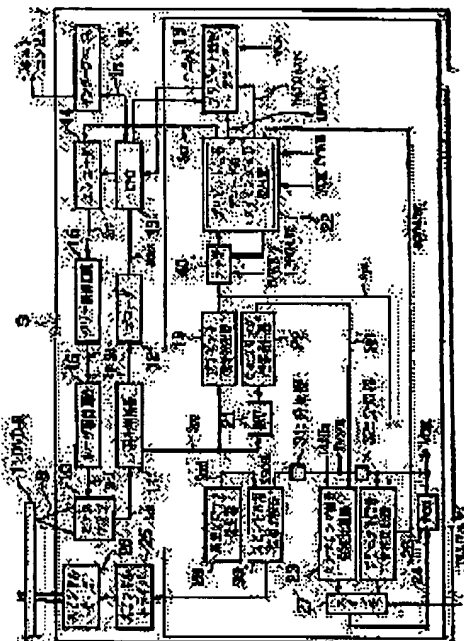
(22)Date of filing : 01.04.1999

(72)Inventor : SHIGEMORI TOSHIHIRO

**(54) PREPIT INFORMATION DETECTING DEVICE FOR OPTICAL DISK DRIVING DEVICE****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To more correctly obtain information being based on a prepit signal even when noise components are superposed on a wobbling signal.

**SOLUTION:** A wobbling signal phase comparator 23, a prepit phase comparator 24, a switch 27, a VOC 28 and a frequency divider 32 generates a clock for recording VCK synchronizing with an inputted binary wobbling signal Swb. When the synchronization is attained, the switch 27 is changed over and the clock signal for recording VCK being more correct than a clock which is synchronized with the phase of an inputted prepit detection signal Spd is outputted respectively to a timing signal generator for decoding a prepit signal 22, a prepit signal encoder 14 and a prepit signal detector 19.

**LEGAL STATUS**

[Date of request for examination]

22.03.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE LEFT BLANK**

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

## [Claim(s)]

[Claim 1] When the truck for data logging which carried out wobbling, and this truck for data logging record information to the optical disk with which PURIPITTO which has predetermined phase relation was formed by the predetermined frequency component A wobble signal detection means to be PURIPITTO information detection equipment of the optical disk driving gear equipped with a means to detect the information by said PURIPITTO, to extract only the wobbling component of said truck for data logging, and to generate a wobble signal, A PURIPITTO signal detection means to detect PURIPITTO of said truck for data logging, and to generate the PURIPITTO signal, A synchronizing signal detection means to judge the pattern of PURIPITTO with the 1st predetermined pattern length from said PURIPITTO signal, to detect a synchronizing signal based on the judgment result, and to output the synchronous detecting signal, A PURIPITTO data detection means to judge the pattern of PURIPITTO with the 2nd predetermined pattern length from said PURIPITTO signal, to detect PURIPITTO data based on the judgment result, and to output the PURIPITTO data signal, A synchronous condition judging means to judge a synchronous condition from said synchronous detecting signal, and to output a synchronous condition judging signal based on the judgment result, A count means to make the period in which said wobbling signal carries out periodic correspondence a count change period, to run by himself considering the generating period of said PURIPITTO signal as a full count period, and to measure elapsed time, A decoding means to output the enable signal which decodes the counted value measured by this count means, and enables the output of said synchronous detecting signal and said PURIPITTO signal based on predetermined counted value, PURIPITTO information detection equipment of the optical disk driving gear characterized by making said 1st predetermined pattern length and said 2nd predetermined pattern length become pattern length different, respectively.

[Claim 2] PURIPITTO information detection equipment of the optical disk driving gear characterized by making it become shorter than the predetermined pattern location on the FOBURU period in which said PURIPITTO is formed in said 2nd predetermined pattern length in the PURIPITTO information detection equipment of an optical disk driving gear according to claim 1.

[Claim 3] PURIPITTO information detection equipment of the optical disk driving gear characterized by making it become longer than the predetermined pattern location on the wobble period in which said PURIPITTO is formed in said 1st predetermined pattern length in the PURIPITTO information detection equipment of an optical disk driving gear according to claim 1.

[Claim 4] In the PURIPITTO information detection equipment of an optical disk driving gear according to claim 1 For said synchronizing signal detection means, when the judgment of the synchronous condition by said synchronous condition judging means is in an asynchronous condition, the pattern of said PURIPITTO is judged with the 1st predetermined pattern length. It is PURIPITTO information detection equipment of the optical disk driving gear characterized by establishing a means to judge the pattern of said PURIPITTO with the 3rd predetermined pattern length from which the 1st predetermined pattern length differs when it is in a synchronous condition.

[Claim 5] PURIPITTO information detection equipment of the optical disk driving gear characterized by making it become shorter than the predetermined pattern location on the wobble period in which said PURIPITTO is formed in said 3rd predetermined pattern length in the PURIPITTO information detection equipment of an optical disk driving gear according to claim 4.

---

[Translation done.]

[http://www4.ipd.jp/ cgi-bin/ tran\\_web.cgi?cjl](http://www4.ipd.jp/ cgi-bin/ tran_web.cgi?cjl)

2024/09/28

[http://www4.idl.jp/cg-bin/tran\\_web.cgi](http://www4.idl.jp/cg-bin/tran_web.cgi)

an Patent Office is not responsible for any errors or omissions, or for the consequences of any actions caused by the use of this translation.

This document has been translated by computer. So the translation may not reflect the original  
precisely.

\*\*\* shows the word which can not be translated.  
the drawings, any words are not translated.

### TAILED DESCRIPTION

### Tailed Description of the Invention

[001] The inside of the high density record medium represented by DVD Digital Video Disk or Digital Versatile Disk which raised recording density by leaps and bounds in the conventional CD (Compact Disk) etc. as for this invention, in the record medium (hereinafter, "DVD-R (DVD-Recordable)"), of WO (Write Once) mold which can be added the Roll control information used for the roll control of DVD-Rs, such as address information required for location retrieval at the time of record of recording information, such as image information, i.e., a synchronizing signal, or a wobbling signal it is related with the PURIPITTO information (hereinafter, "Puripitto") of the optical disk driving gear which detects the Puri information (hereinafter, "Puri information") of DVD-R on which (these are named generically and it is hereafter called the "Puri information") was recorded beforehand.

702] The above Prior Art] The above Prior information is recorded beforehand conventionally CD-R (CD-Recordable) which is an optical disk equipped with storage capacity comparable to a compact disk (CD) is known as a record medium which can add information based on the information concerned.

003] And in the CD-R concerned, the Puri information concerned was recorded by carrying wobbling of the pull information which should record the code track (a groove truck or land mark) which records recording information in the phase of the preformat at the time of CD-R manufacture beforehand to a wave type on the frequency to the signal which carried out FM (frequency Modulation) modulation beforehand.

[004] moreover, in case recording information is actually recorded to the conventional CD-R, wobbling frequency of the truck concerned by which wobbling is carried out is detected. The wobbling frequency of the truck concerned by which wobbling is carried out is detected. While generating the driving signal for carrying out the roll control of the spindle motor which extracts reference clock for carrying out the roll control of the CD-R based on the extracted reference clock concerned, and is made to rotate CD-R based on the extracted reference clock concerned. The clock signal for record including the timing information which synchronized with rotation of CD-R was generated.

05] Furthermore, about the above-mentioned address information which shows the address CD-R required at the time of record of recording information, the above-mentioned Puri location was reproduced at the time of record of the above-mentioned recording information, location which should be recorded based on this was detected, and recording information recorded.

[08] However, in the above DVD-Rs, there was a case where the wobbling frequency in an adjacent code track interfered with each other, and a wobbling frequency could not be correctly detected even if it is going to carry out wobbling of the code track in DVD-R the before and is going to acquire the Puri information, since spacing of the code track which adjoins each other in the request of the raise in recording density has one half extent mostly as compared with DVD-R.

○

PAGE 25/33 \* RCVD AT 2/18/2005 8:41:04 PM [Eastern Standard Time] \* SVR:USPTO-EFXRF-1/2 \* DNIS:8729306 \* CSID:+1 805 230 1355 \* DURATION (mm-ss):14-20

in the above-mentioned PURIPITTO signal, to detect PURIPITTO data based on the judgment of the above-mentioned PURIPITTO data signal. A synchronous condition judging means to judge a synchronous condition from the above-mentioned synchronous detecting signal, and to put a synchronous condition judging signal based on the judgment result. A count means to count the period in which the above-mentioned wobbling signal carries out periodic correspondence a count change period, to run by himself considering the generating period of above-mentioned PURIPITTO signal as a full count period, and to measure elapsed time. A coding means to output the enable signal which decodes the counted value measured by the above-mentioned PURIPITTO signal based on predetermined synchronous detecting signal and determined pattern length of the above 1st and the predetermined pattern length of the above 2nd are made to become pattern length different, respectively.

19] Moreover, in the PURIPITTO information detection equipment of the above optical disk judging gears, it is good to make it become shorter than the predetermined pattern location on FOFURU period in which above-mentioned PURIPITTO is formed in the predetermined pattern length of the above 2nd.

19] Furthermore, in the PURIPITTO information detection equipment of the above optical disk judging gears, it is good to make it become longer than the predetermined pattern location on the above period in which above-mentioned PURIPITTO is formed in the predetermined pattern length of the above 1st.

20] Moreover, it is good for the above-mentioned synchronizing signal detection means in the PURIPITTO information detection equipment of the above optical disk driving gears to establish means judge the pattern of above-mentioned PURIPITTO with the 1st predetermined pattern length when the judgment of the synchronous condition by the above-mentioned synchronous condition judging means is in an asynchronous condition, and judge the pattern of above-mentioned PURIPITTO with the 3rd different predetermined pattern length from the 1st determined pattern length when it is in a synchronous condition.

21] Furthermore, in the PURIPITTO information detection equipment of the above optical disk judging gears, it is good to make it become shorter than the predetermined pattern location on the above period in which above-mentioned PURIPITTO is formed in the predetermined pattern length of the above 3rd.

22]

abundant of the invention] Hereafter, the gestalt of implementation of this invention is concretely explained based on a drawing. Although 1 operation gestalt of the DVD-R disk as a recording medium which was made to carry out wobbling of the below-mentioned groove track on a determined frequency, and recorded roll control information is explained while forming PURIPITTO corresponding to the Puri information as introduction and record control information.

23] First, the structure of a publication explains to JP 10-340538A, for example. As shown in drawing 1, the DVD-R disk 1 is a coloring matter mold DVD-R disk which can be in informational once [equipped with the coloring matter film 5], and the land track 3 as adjoining track for guiding light beam B, such as a laser beam as playback light or a record.

24] Moreover, in case the protective coat 7 and the recorded information for protecting them is reproduced, it has the golden vacuum evaporator side 6 for reflecting light beam B. Moreover, PURIPITTO 4 corresponding to the Puri information is formed in this land track 3.

25] In the DVD-R disk 1 concerned, wobbling of the groove track 2 is carried out on the frequency corresponding to the rotational speed of the DVD-R disk 1 concerned. Record of the control information by wobbling of this groove track 2 is beforehand performed, before pinning the DVD-R disk 1 like above-mentioned PURIPITTO 4.

26] And it is recording information (this) to the DVD-R disk 1, information, such as image information which should be recorded essentially other than the Puri information and roll control information, -- it is -- the following -- being the same, in case it records while acquiring roll

control information and carrying out the roll control of the DVD-R disk 1 with a predetermined rotational speed by detecting the frequency of wobbling of the groove track 2 in the information recording apparatus of 1 operation gestalt of this below-mentioned invention while acquiring the Puri information beforehand and setting up the optical output of light beam B as a record light etc. by detecting PURIPITTO 4 based on the Puri information. The address information which is a location on the DVD-R disk 1 which should record recording information is acquired, and it is recorded on the record location where recording information corresponds based on this address information.

[0027] Here, at the time of record of recording information, light beam B is irradiated so that the core may be in agreement with the core of the groove track 2, and recording information is formed by forming the recording information pit corresponding to recording information on the groove track 2. At this time, as shown in drawing 1, the magnitude of the optical spot SP is set up so that that part may be irradiated by not only the groove track 2 but the land track 3.

[0028] A part of reflected lights of the optical spot SP irradiated by this land track 3 are used. And the push pull method, By the push pull method (a "radial push pull method" is called below) using the photodetector divided by the parting line parallel to the land of cut of the DVD-R disk 1 while detecting the Puri information from PURIPITTO 4 and acquiring the Puri information concerned A wobbling signal is detected from the groove track 2 using the reflected light of the optical spot SP currently irradiated by the groove track 2 and the clock signal for roll controls is acquired.

[0029] Next, a record format of the Puri information currently beforehand recorded on the DVD-R disk 1 of this operation gestalt and roll control information is explained to be (A) of drawing 2, using (B).

[0030] (A) of drawing 2 shows the signal of a part with which a PURIPITTO signal is acquired among the signals when reproducing recording information, and (B) of drawing 2 shows the whole signal when reproducing recording information.

[0031] The wave of the wobbling signal indicated to be (A) of drawing 2 to (B) serves as a configuration reflecting the wobbling condition of the groove track 2 which records the recording information concerned. Moreover, as it was indicated in (B) as (A) of drawing 2, the recording information recorded on the DVD-R disk 1 in this operation gestalt is beforehand divided for every sink frame as an information unit.

[0032] And one recording sector is formed by the sink frame of 26, and the ECC (Error Correcting code) block of one \*\* is further formed by the recording sector of 16.

[0033] In addition, one sink frame has unit length ("T" is called below) 1488 times (144T) the die length of corresponding to bit spacing specified by the record format at the time of recording the above-mentioned recording information.

[0034] the groove track 2 -- all sink frames -- crossing -- 145kHz (frequency on which one sink frame is equivalent to eight waves) -- fixed -- wobbling is carried out by wobbling frequency f0. And in the information recording apparatus of this operation gestalt mentioned later, the signal for the roll control of a spindle motor is detected by detecting the wobbling frequency f0 concerned fixed.

[0035] On the other hand, the Puri information recorded on the DVD-R disk 1 in this operation gestalt is recorded for every sink frame. In record of the Puri information according to PURIPITTO 4 here While one PURIPITTO 4 is surely formed as what shows the synchronizing signal in the Puri information on the land track 3 contiguous to the field to which the synchronization information in each sink frame in recording information is recorded. Two or one PURIPITTO 4 is formed as what shows the contents (address information) of the Puri information which should be recorded on the land track 3 which adjoins a part for the first portion in the sink frames concerned other than the synchronization information concerned. [0036] In addition, about a part for the first portion in the sink frames concerned other than the synchronization information, PURIPITTO 4 may not be formed depending on the contents of the Puri information which should be recorded. Moreover, in one recording sector, PURIPITTO 4 may be formed only in the odd-numbered sink frame (the "ODD frame" is called below), and the Puri

information may be recorded only for the even-numbered sink frame (the "EVEN frame" is called (B)) on it.

37] Thus, as the regenerative signal of PURIPITTO 4 formed is indicated to be (A) of drawing 3 (B), the wobbling signal is overlapped and a PURIPITTO signal usually appears in an EVEN frame.

38] However, since a cross talk arises between PURIPITTO signals when PURIPITTO 4 is formed, as a dotted line shows to (B) of drawing 2, PURIPITTO 4 is formed so that a PURIPITTO signal may be acquired by the ODD sink frame.

39] Moreover, PURIPITTO 4 may be conversely moved to an EVEN sink frame from an ODD sink frame. Moreover, a PURIPITTO signal is generated in three places shown by b0, b1, and b2 cycles of a wobbling signal, as shown in (A) of drawing 2. And the PURIPITTO signal has the same semantics with this generating location.

40] Drawing 3 is drawing for explaining the semantics of this PURIPITTO signal, and (C) of (A) drawing 3 of the related \*\*\* Fig. of a wobbling signal and a PURIPITTO signal, drawing showing the location of the PURIPITTO signal with which (B) of drawing 3 is expected to a wobbling signal, and drawing 3 is drawing showing the break for every 8 cycles of wobbling.

41] Moreover, (E) of drawing showing the example of the generating location of a PURIPITTO signal in case (D) of drawing 3 does not have migration of PURIPITTO between an EVEN sink frame and an ODD sink frame, and drawing 3 is drawing showing the example of the generator of PURIPITTO signal in case there is the above-mentioned migration.

42] In addition, in (B) of drawing 3, and (D) and (E), the location which \*\* with a triangle is a location of the PURIPITTO signal produced on an ODD sink frame, and the location of the PURIPITTO signal which the location shown with a square produces on an EVEN sink frame is with.

43] As it is indicated in (C) as (B) of drawing 3, there is no PURIPITTO signal when generating in 3 cycles of the head in 8 cycles of a wobbling signal also in which sink frame and generating in the 5 remaining cycles.

44] Moreover, the PURIPITTO signal of the location of b0 appears with a \*\* sink frame so that it may turn out to be (D) of drawing 3 from (E). Therefore, the value of a PURIPITTO signal always "1" and is functioning as a sink bit for taking the synchronization of PURIPITTO signal location.

45] Moreover, the PURIPITTO signal of the location of b1 appears only on a head sink frame. Moreover, the value of a PURIPITTO signal is always "1." And when a PURIPITTO signal does appear in the location of b1, the PURIPITTO signal of the location of b2 of a degree will appear, such as the address.

46] The PURIPITTO signal of the location of b2 turns into a signal showing the exception of EVEN sink frame or an ODD sink frame, when a PURIPITTO signal appears in the location of b1.

47] That is, as it is indicated in (E) as (D) of drawing 3, when it can distinguish from what is head frame of an EVEN sink frame when a PURIPITTO signal appears in the location of b1, the location of b2, a PURIPITTO signal appears in the location of b1 and a PURIPITTO signal is not appear in the location of b2, it can distinguish from what is the head frame of an ODD sink frame.

48] moreover -- if the value of data will be shown and a PURIPITTO signal appears in the location of b2 with a PURIPITTO signal, when a PURIPITTO signal does not appear in the location of b1 -- the value of "1" -- moreover, the value of "0" is expressed when a PURIPITTO signal does not appear in the location of b2.

49] For example, in the example indicated to be (D) of drawing 3 to (E), the data of BIT1 are to "1" and the data of BIT2 are set to "0."

50] Thus, 1 sector consists of a head sink frame (is indicated in drawing 3 as "LPP VC"), and a sink frame for data to BIT1-BIT12, and sink information or data information will be acquired by decoding a PURIPITTO signal as mentioned above.

51] Table 1 is a table showing the result of decoding of a PURIPITTO signal.

[0052]

[Table 1]

信号の種類	b0	b1	b2
シンクビットで示す	1	0	1
偶数周期シンクフレーム	1	1	1
奇数周期シンクフレーム	1	1	0
データ	1	0	1
データ	1	0	0

[0053] By the way, the circuit as shown in drawing 4 was performing decoding of the above PURIPITTO signals conventionally. The PURIPITTO signal decoder shown in drawing 4 is equipped with the LPP binary-coded circuit 100 which extracts and makes a PURIPITTO signal binary from a regenerative signal, and the wobbling signal binary-coded circuit 101 which extracts and makes a wobbling signal binary from a regenerative signal.

[0054] The rising edge of the PURIPITTO signal ("the binary-ization LPP" is called below) which is outputted from the above-mentioned LPP binary-coded circuit 100 and which was made binary and the binary-coded wobbling signal outputted from the above-mentioned wobbling binary-coded circuit 101 is inputted into the flip-flop 102 for a synchronization, respectively, and is latched to a shift register 103 one by one to the appearance timing of a PURIPITTO signal by setting 1 to the data input of the flip-flop 102 concerned.

[0055] And the latched data are compared with the criteria sink pattern which was beforehand created based on the decoding result of the above-mentioned table 1, and was memorized in the criteria sink pattern generating circuit 105 in a comparator 104, and when in agreement, they will be obtained by sink information or data information.

[0056] Drawing 5 is drawing showing the example of decoding using the decoder shown in drawing 4. In addition, the signal shown by sign a-f in drawing 5 is a signal of the location shown with the same sign as drawing 4.

[0057] Since Q output of a flip-flop 102 is reset for every T1 which is the period of a wobbling signal, when a PURIPITTO signal does not appear, 0 is latched to a shift register 103.

[0058] And time of day: When a PURIPITTO signal appears like t1 and t2, Q output of a flip-flop 102 is set to "1", and the "1" is latched to a shift register 103. And a detection pulse is outputted from a comparator 104 in the 12th cycle from a sink bit.

[0059] In the example shown in drawing 5, the information "110" is decoded and it can distinguish that the present frame is a head frame of an ODD sink frame.

[0060] Conventionally, it did in this way and the Puri information had been acquired from the PURIPITTO signal. However, when the cross talk from other PURIPITTO 4 formed in the DVD-R disk 1 arose, or when dust, dust, etc. had adhered on the DVD-R disk 1, as shown in drawing 6, the wobbling signal might be overlapped on the noise component.

[0061] And in the circuit shown in drawing 4, since this noise component may be detected as a PURIPITTO signal, as shown in drawing 6, the problem that a detection pulse is not outputted will arise in the location shown by the round mark of the dotted line with which the detection pulse which was mistaken in time-of-day:ts should be outputted, and a detection pulse should be outputted essentially. Consequently, a right sink phase and right data were no longer obtained, and a recording device might not operate normally.

[0062] Next, detection processing of the PURIPITTO signal in the information recording device which is 1 operation gestalt of this invention is explained. Drawing 7 is drawing showing the configuration of the information recording device which is 1 operation gestalt of the PURIPITTO information detection equipment of the optical disk driving gear of this invention.

[0063] The microcomputer which consists of CPU, a ROM, RAM, etc. realizes, and in case this information recording device records the digital information transmitted from a host computer to the above-mentioned DVD-R disk 1, it performs detection processing of the PURIPITTO signal concerning this invention.

[0064] Above-mentioned PURIPITTO 4 and the groove track 2 which carries out wobbling

tain the address information on the DVD-R disk 1 concerned etc. are formed beforehand, the time of record of digital information, by detecting PURIPITTO 4 concerned beforehand, address information on the DVD-R disk 1 is obtained on the DVD-R disk 1, and the record ation on the DVD-R disk 1 which records digital information by this is detected and recorded it.

65) As shown in drawing 7, the information recording apparatus S of this operation gait is ipped with pickup 10, a regenerative amplifier 11, a decoder 12, CPU13, the PURIPITTO al encoder 14, the power control circuit 15, the laser drive circuit 16, the PURIPITTO signal der 18, the PURIPITTO signal detector 19, the timing signal generator 20 for PURIPITTO al decoding, and BPF (Band Pass Filter) 21.

66) Moreover, it has the wobbling signal detector 22, the wobbling signal phase comparator the PURIPITTO signal phase comparator 24, the spindle driver 25, a spindle motor 26, a tach 27, VCO (Voltage Controlled Oscillator) 28, the reference clock generator 29, the phase ator 30 for spindles, and counting-down circuits 31 and 32.

67) Digital information which should be recorded on this information recording apparatus S n an external host computer, Srr is inputted through an interface 17.

68) Next, actuation of the whole in this information recording device S is explained. Pickup 10 tains the laser diode and polarization beam splitter which omitted illustration, an objective e, a photodetector, etc. A laser beam, a driving signal: Based on Sd1, light beam B is diated at the information recording surface of the DVD-R disk 1. Digital information which uld detect and record the wobbling signal of above-mentioned PURIPITTO 4 and the groove e 2 with a radial push pull method based on the reflected light: while recording Srr. When e is digital information already recorded, the digital information concerned already recorded etected based on the reflected light of the above-mentioned light beam B.

69) And the magnification signal corresponding to the digital information already recorded e a regenerative amplifier 11 amplifies pickup detecting-signal:Sd1 including the information responding to the wobbling signal of PURIPITTO 4 outputted from pickup 10, and the groove k 2 and outputting Puri information-signal:Spp corresponding to the wobbling signal of RIPITTO 4 and the groove truck 2: Output Sd.

70) Then, by giving 8-16 recovery and a day interleave to magnification signal:Sd, a decoder decodes the magnification signal:Sd concerned and outputs recovery signal:Sdm to CPU13.

71) On the other hand, the PURIPITTO signal detector 19 outputs the pulse signal as RIPITTO detecting-signal:Spd to PURIPITTO signal phase comparator 24 list by processing r mentioned based on Puri information signal:Spp to the PURIPITTO signal latch circuit 40.

72) By processing mentioned later, a PURIPITTO signal latch latches PURIPITTO detecting- al:Spd and outputs to the timing signal generator 20 for PURIPITTO signal decoding at RIPITTO signal decoder 18 list.

73) Moreover, the wobbling signal detector 22 inputs the wobbling signal component extracted n Puri information signal:Spp by BPF21, and only the period when the amplitude level of the bbling signal component concerned serves as size from the above-mentioned reference value n an internal comparator in the inputted wobbling signal component as compared with a determined reference value outputs a pulse signal.

74) namely, the wobbling signal component concerned — a pulse train —izing — binary- g — it outputs to the wobbling phase comparator 23 as wobbling signal:Swb.

75) Moreover, the above-mentioned wobbling phase comparator 23, the PURIPITTO phase iparator 24, a switch 27, VCO28, and a counting-down circuit 32 binary-izing which stitutes the so-called PLL circuit and was inputted — the object for record which synchronizes with wobbling signal:Swb, when clock:VCK is generated and a synchronization is s to be taken A switch 27 is changed. The clock signal for record more exact than what nchronized with the phase of PURIPITTO detecting-signal:Spd by which the input was carried [above-mentioned j: Output VCK to the timing signal generator 20 for PURIPITTO signal oding, the PURIPITTO signal encoder 14, and the PURIPITTO signal detector 19, ectively.

[0076] VCK is inputted into the phase comparator 30 for spindles through two counting-down

circuits 32 and 31. One side, the above-mentioned clock signal for record: the phase comparator 30 for spindles. The phase comparison of the inputted signal and reference clock signal:Sref containing the reference frequency component of the rotational speed of the DVD-R disk 1 supplied from the reference clock generator 29 is performed. A spindle motor 26 is supplied through the spindle driver 25 by making the difference signal into a roll control signal. [0077] Thus, spindle servo control will be performed to a spindle motor 25, and the DVD-R disk 1 will rotate with the rotational speed based on the frequency and phase of reference clock signal:Sref.

[0078] Moreover, digital information to which an interface 17 is transmitted from a host computer based on control of CPU13: Perform interface actuation for incorporating the digital information:Srr to the information recording device S to Srr, and output digital information:Srr after interface processing to an encoder 14 through CPU13.

[0079] In this way, the encoder 14 — the object for encoding from the timing signal generator 20 for PURIPITTO signal decoding — by making synchronizing signal:Srr into a timing signal, scramble processing is performed to ECC generation processing and a 8-16 modulation list, modulating-signal:Sre is generated, and it outputs to the power control circuit 15.

[0080] then, the configuration of a record pit where the power control circuit 15 is formed on the DVD-R disk 1 — good — it should carry out — the above-mentioned object for record — based on clock signal:VCK, conversion of waveform (it is equivalent to the so-called "light strategy processing") of modulating-signal:Sre is performed, and it outputs as record signal:Sd for driving the laser diode which omitted the illustration in pickup 10.

[0081] Furthermore, the above-mentioned laser driving signal for the laser drive circuit 16 actually driving the above-mentioned laser diode based on record signal:Sd, and carrying out outgoing radiation of the light-beam B: Output Sd1.

[0082] Finally, the above-mentioned Puri information is acquired based on Spp, and CPU13 controls the actuation which records digital information:Srr on the location on the Puri information decoding signal [ who is outputted from the above-mentioned PURIPITTO signal decoder 18 based on decoding timing signal:WB3GATE outputted from the timing signal generator 20 for PURIPITTO signal decoding ]DVD-R disk 1 corresponding to the address information contained in the Puri information.

[0083] While outputting the regenerative signal corresponding to the digital information on which CPU13 was already recorded in parallel to this control action based on recovery signal:Sdm to the exterior through an interface 17, actuation of the whole information recording device S is controlled.

[0084] Drawing in which drawing 8 shows the configuration of the PURIPITTO signal latch circuit 40, and drawing 9 are drawings showing the timing of the PURIPITTO signal latch circuit 40 of operation. The PURIPITTO detecting signal mentioned above to the PURIPITTO signal latch circuit 40 as shown in drawing 8: The FVWB signal and LPPGATE signal other than Spd are inputted, respectively.

[0085] the PLL circuit where the above-mentioned FVWB signal consists of the wobbling signal phase comparator 23, VCO28, and a counting-down circuit 32 — the above-mentioned binary-izing — the signal with which it had the phase with wobbling signal:Swb — it is — the object for record — it is the signal generated by carrying out dividing of the clock:VCK.

[0086] It is the signal which shows the period presumed that the above-mentioned LPPGATE signal is superimposed on a PURIPITTO signal by the wobbling signal, and appears, and will be in an OFF (OFF) condition in the period by which will be in an ON (ON) condition in a predetermined period, and the above-mentioned presumption is carried out from falling of a FVWB signal.

[0087] In a gate generating circuit or other circuits which are mentioned later, only the PURIPITTO signal detected when a LPPGATE signal was in ON condition is adopted, and existence detection or decoding of a PURIPITTO signal is performed.

[0088] Therefore, in the timing to which a PURIPITTO signal cannot appear, even if the noise which has an output-level value of a PURIPITTO signal occurs, the noise concerned is not incorrect-detected as a PURIPITTO signal. The above-mentioned LPPGATE signal is inputted



2903/09/23

the AND gate with PURIPITTO detecting-signalSpd.

[9] Therefore, if a binary-sized LPP signal is outputted when a LPPGATE signal is ON condition as shown in drawing 9, since the output of the AND gate will be set to "1" and the output of the SR flip-flop will be inputted into the set terminal R of the SR flip-flop, the output Qa of SR flip-flop will be set to "1" in the ON condition. A RWVB signal is inputted into the reset terminal R of the SR flip-flop. Therefore, SR flip-flop is reset in the falling section of a RWVB signal, and the output Qa of SR flip-flop will be in an OFF condition.

Moreover, a D flip-flop operates synchronizing with the falling section of a FVWB signal. Therefore, the LPPSET signal which is the output of a D flip-flop is turned on by the falling edge of the following FVWB signal with which the output Qa of SR flip-flop was turned on.

22] Drawing in which drawing 10 shows the configuration of the timing signal generator 20 for PURIPITTO signal decoding, drawing 11, or drawing 15 is drawing showing the timing of the PURIPITTO signal decoding.

23] One PURIPITTO data frame is equivalent to 16 cycles of a wobbling signal. And a number of the given sequentially from a head in the cycle of a wobbling signal, and one PURIPITTO frame will be called the wobbling cycles 0-15.

As shown in Figure 10, a LPPSET signal is inputted into the shift register 200 which operates as a clock in a FVWB signal. The data of a shift register are Q0 and Q1 .... It shifts in a pattern match circuit 201 decodes a shift register output, and outputs a synchronous detecting-signal SNC1 according to the Table of truth value showing in Table 2.

Page 2]

平均年齢の別									
0									
1	0	1	1	X	X	X	X	X	X
2	X	X	X	X	...	X	1	1	X
3	X	X	2	3	4	5	6	7	8
4									
5									
6									
7									
8									
9									
10									
11									
12									
13									
14									
15									
16									
17									
18									
19									
20									
21									
22									
23									
24									
25									
26									
27									
28									
29									
30									
31									
32									
33									
34									
35									
36									
37									
38									
39									
40									
41									
42									
43									
44									
45									
46									
47									
48									
49									
50									
51									
52									
53									
54									
55									
56									
57									
58									
59									
60									
61									
62									
63									
64									
65									
66									
67									
68									
69									
70									
71									
72									
73									
74									
75									
76									
77									
78									
79									
80									
81									
82									
83									
84									
85									
86									
87									
88									
89									
90									
91									
92									
93									
94									
95									
96									
97									
98									
99									
100									

66] When the truth table of Table 2 was put in another way and the pattern of the RIPPTO signal of 1, 1, and 1 is in 3 cycle just before the point which the pattern of the RIPPTO signal of 1, 1, and 0 was in 3 cycle just before the wobbling cycle concerned, or went back to k cycles from the wobbling cycle concerned, it is a table having shown changes to which 21 is turned on.

When it refers to the decoding table of the PURIPITTO signal of the above-mentioned Table 1, it is put in another way further here and SN(C) is turned on, the wobbling cycle concerned is the wobbling cycle 11 in the PURIPITTO data frame in which a top ODD sink frame is obtained, or the wobbling cycle concerned is the wobbling cycle 11 in the PURIPITTO data frame in which a top EVEN sink frame is contained.

198] A state machine 204 judges the synchronous condition of the tuning signal generator for PURP/PTO signal decoding, and a state machine 204 judges in the initial state is in an asynchronous condition. In the state of asynchronous [ the ], the state machine 204 makes the synchronous condition detecting signal LOCK the OFF condition.

199] Moreover, a state machine 204 performs detection waiting of SNC1 in the state of OFF of the LOCK. Detection of the SNC1 outputs a LOAD signal to the flywheel counter 205 in the following cycle concerned. Furthermore, it judges that a synchronous condition is in the synchronous condition, and the synchronous condition detecting signal LOCK is turned ON from the following webline cycle.

following wobble cycle.

[http://www4.ipd.go.jp/cgi-bin/tran\\_web.cgi?cye](http://www4.ipd.go.jp/cgi-bin/tran_web.cgi?cye)

2004/09/28

http://www4.ipd.iro.go.jp/cgi-bin/tran\_web.cgi\_ejle

to "12" in the following wobbling cycle. [010] As mentioned above, SNC1 is turned on in the wobbling cycle 11, and if SNC1 is detected in the state of asynchronous, since a LOAD signal will be inputted, from the following FDBU ring cycle, its counted value of the flywheel counter 203 will correspond with the number of a wobbling cycle.

[0102] Thus, initial synchronization detection of the timing signal generator 20 for PURPITTO

sequence according to pattern 101010101. (a) of drawing 11 shows the timing of the pattern match circuit 205 (101010101). (b) of drawing 11 shows the timing of the pattern match circuit 205 when a top EVEN sink frame is detected, a state machine 204, and the flywheel counter 205 are in operation, and drawing 11 is drawing showing the timing of operation at the time of initial synchronization detection of the pattern match circuit 201 when a top EVEN sink frame is detected, a state machine 204, and the flywheel counter 205.

[0104] As shown in (a) of drawing 11, the edge detector 207 detects the leading edge of a VMB

The clock signal for record: The counted value of the counter 208 which counts by VCK is cleared when the leading edge of a FWD signal is detected.

[0105] A decoder 208 generates the above-mentioned LPP-GATE signal which decodes the created whenever the leading edge of a PIVD signal is accepted.

and CYCL 3+1 in specific counted values.  
[0106] Decoding signal: CYCL 0+8 is a signal with which counted value is outputted by "0" or "8". Since the counted value of the flywheel counter 205 is in agreement with the number of a wobbling cycle in a synchronous condition, decoding signal CYCL 0+8 is set to "1" in the wobbling cycle of the head of an EVEN sink frame and an ODD sink frame.

[P107] Decoding signal: CYCL 0-8 and a LPPGATE signal are inputted into an AND circuit, and a decoding cycle of the head of an EPPGATE signal and an EPPGATE signal is outputted. A PCGATE signal operates the phase comparator for PURIPITTO. A PCGATE signal is outputted. A PCGATE signal is in ON condition.

[9108] GYCL11F1 signal is a signal with that counted value is outputted by "11." Since the counted value of the flywheel counter 205 is in agreement with the number of a wobbling cycle 11, i.e., the next wobbling cycle of h0 location of an QDD sink frame.

[0109] The pattern match circuit 203 decodes a shift register output, and outputs a LPPDAT matching byte or no location signal 002. Shift register 206 receives a DAIEN signal from a DAIEN signal and a DATEN signal according to the table of truth value showing in Table 3.

[Table 3]

Q12	Q11	Q10	Q9	Q8	Q7	Q6	Q5	Q4	Q3	Q2	Q1	Q0	LEPDAI	DATE
X	X	X	D	1	X	..	X	X	X	X	X	1	1	
X	X	X	X	X	X	..	X	X	D	1	1	1	1	
X	X	X	1	X	X	..	X	X	X	X	X	0	X	
X	X	X	X	X	X	..	X	X	1	X	1	0	X	
光太郎の親友をわね														1

the **[0111] A** LPPDAT signal is outputted to the PURPITTO signal decoder 18. Moreover, AND of the DATEN signal is carried out to CYCL11 signal which shows the wobbling cycle 11, and it is outputted to the PURPITTO signal decoder 18 as a DATGATE signal.

[0112] A DATGATE signal checks a LPPDAT signal and a DATEN signal only to the timing of "1" and "0" of the DATGATE signal, and the PURPITTO signal decoder 18 decodes the date of PURPITTO. When a DATGATE signal is supervised only in the wobbling cycle 11, in Q9 and Q8, Q1 and Q0 hit the pre pit signal frame, and the PURPITTO signal decoder 18 decodes the date of PURPITTO.

of b1 and b2 of an ODD sink frame in the pre pit signal of b1 and b2 of an EVEN sink frame, and the PURPITTO signal decoder 18 decodes the date of PURPITTO.

nal is in b1 location of an ODD sink frame when a DATEN signal is supervised only in the wobbling cycle 11, or the pattern of 1 of a PURIPITTO signal is in b1 location of an EVEN sink frame.

14] When this put in another way and a DATGATE signal is supervised only in the wobbling cycle 11, it is equivalent to being turned off when a head sink frame is detected by an ODD sink frame or the EVEN sink frame, and being turned on except it.

15] Therefore, the DATGATE signal which carried out AND of a DATEN signal and the CL1 signal is turned on only in the wobbling cycle 11 of PURIPITTO data frames other than head sink frame.

16] Moreover, a LPDDAT signal is set to "1" when the pattern of "1" of a PURIPITTO signal is in b2 location of an ODD sink frame when a LPDDAT signal is supervised only in the wobbling cycle 11, or the pattern of "1" of a PURIPITTO signal is in b2 location of an EVEN sink frame.

17] A DATGATE signal detects a LPDDAT signal only to the timing of "1", and the PURIPITTO decoder 18 decodes the data of PURIPITTO.

18] Drawing 12 and drawing 13 are drawings showing the pattern match circuit 203, the wheel counter 205, a decoder 206, and each timing of the AND gate of operation.

19] (a) of drawing 12 shows timing of operation in base b0, b1, and b2 are the patterns of data 0, and (b) of drawing 12 shows the timing of operation in the case of the pattern of data 0.

20] At the time of a DATGATE output is a decoding value, respectively.

21] (c) of drawing 13 shows timing of operation in base b0, b1, and b2 are the patterns of a head ODD frame sink, and (d) of drawing 13 shows the timing of operation in the case of the pattern of a head ODD frame sink.

22] And a DATGATE signal is not outputted by these patterns. According to the decoding having shown in the above-mentioned table 1, PURIPITTO data are decoded from the set of b0, b1, and b2.

23] In the example mentioned above, PURIPITTO data are decoded from 2 bits of b1 and b2 triplet of b0, b1, and b2 being used for detection of a head sink frame.

24] In the asynchronous condition of this information recording apparatus S, as for decoding coming possible by these 2 bits, the wobbling cycle location is grasped by actuation of a wheel counter, and the PURIPITTO signal of the sink frame b0 is because it becomes necessary to refer to.

25] And if the number of bits referred to for a decoder decreases, the establishment in which error is included in the bit range to refer to can decrease, and a decoding error can be raised. Therefore, the detection dependability of PURIPITTO data can be raised (this is equivalent to the effectiveness of the operation gestalt of claims 1 and 2 of this invention).

26] Next, other operation gestalt of this invention are explained. The information recording apparatus S of this operation gestalt performs decoding which is different in the pattern match unit 201 of the above-mentioned information recording apparatus S. That is, only the decoding mentioned above only differ. The pattern match circuit 201 of this information recording apparatus S decodes a shift register output, and outputs synchronous detecting signal SNC1 according to the table of truth value showing in Table 4.

Table 4)

Q12	Q11	Q10	Q9	Q8	Q7	Q6	Q5	Q4	Q3	Q2	Q1	Q0	SNC1
0	0	1	1	1	1	X	X	X	X	X	X	1	
X	X	X	X	X	X	X	0	1	1	0	1	0	
その他の組み合わせ													0

27] When the truth table of Table 4 was put in another way and the pattern of the PURIPITTO signal of 0, 1, 1, and 1 is in a just before the point of the pattern of the PURIPITTO signal of 0, 1, 1, and 0 having been in the just before the wobbling cycle concerned / four cycle, or having reached from the wobbling cycle concerned in 8 cycle \*\* ] four cycle, it is a

turning [ SNC1 ] on \*\*\* table.

[0128] a PURIPITTO signal — Original b — except 0, 1, and 2 locations, since it is "0", when it refers to the decoding table of the PURIPITTO signal of the above-mentioned table 1, it put in another way further and SNC1 is turned on, the wobbling cycle concerned is the wobbling cycle 11 of the PURIPITTO data frame in which a top ODD sink frame is contained, or the wobbling cycle concerned is the wobbling cycle 11 of the PURIPITTO data frame in which a top EVEN sink frame is contained. This is the same as the explanation based on the above-mentioned Table 2.

[0129] Drawing 14 is drawing showing different timing of operation from the Table of truth value of Table 2, when the table of truth value of Table 4 is used. The top EVEN sink frame is contained in the PURIPITTO data frame shown in drawing 14. Therefore, a PURIPITTO signal exists in b0 of an EVEN sink frame, and 1 and 2 (wobbling cycles 0, 1, and 2).

[0130] In the wobbling cycle 11, since the data of a shift register 200 become = (Q12, Q11, Q10, Q9, Q8, Q7 ...) (0, 0, 1, 1, 0 ...), even if which table of truth value of the above-mentioned table 2 and Table 4 is used for them, they are applied to the conditions from which SNC1 is turned on.

[0131] Next, the actuation in the wobbling cycle 4 different from this is considered. In the wobbling cycle 4, shift register 200 data become = (... W4, Q3, Q2, Q1, Q0) (... 0, 1, 1, 0).

According to the table of truth value of the above-mentioned table 2, this pattern is applied to the conditions from which SNC1 is turned on.

[0132] On the other hand, according to the table of truth value of the above-mentioned Table 4, SNC1 is not applied to the conditions turned on.

[0133] That is, in the asynchronous condition, in the case of the pattern match circuit 201 using the truth table of the above-mentioned table 2, SNC1 may be outputted in the wobbling cycle 4 of the PURIPITTO data frame in which the top EVEN sink frame is contained, the output of the LOAD signal to the above-mentioned flywheel counter 205 may be made, and counted value may be set as 12 in the following wobbling cycle 5.

[0134] In this case, the counted value of a flywheel counter will become the number and inequality of a wobbling cycle.

[0135] Of course, since initial synchronization detection carries out again by detection of the asynchronous condition mentioned later even in this case, any will require time amount by establishment of a synchronization, although a right synchronous condition is acquired.

[0136] However, in the case where the table of truth value of the above-mentioned table 4 is used, since there is no incorrect synchronous detection at the time of such initial synchronization detection, establishment of a synchronization becomes prompt (this is equivalent to the effectiveness of the operation gestalt of claim 3 of this invention).

[0137] Drawing 15 is drawing showing the timing of the timing signal generator 20 for PURIPITTO signal decoding when a gap produces a synchronization for a certain reason in a synchronous condition of operation.

[0138] Although there are some factors from which a gap produces a synchronization, according to the defect which exists on the DVD-R disk 1, a wobbling signal and a PURIPITTO signal may be missing, a PLL circuit may cause a lock gap, and the phase relation between FVNB and a wobbling signal may be shifted, for example.

[0139] Then, it is good to make it output the synchronous detecting signal SNC2 according to the table of truth value which changing processing of the pattern match circuit 202 shown in drawing 10, decoding a shift register output, and showing in Table 5.

[0140]

Table 5)

Q12	Q11	Q10	Q9	Q8	Q7	Q6	Q5	Q4	Q3	Q2	Q1	Q0	SNC2
0	0	1	X	X	X	X	X	X	X	X	X	X	1
X	X	X	X	X	X	X	0	0	1	X	X	1	
その他の組み合わせ													0

http://www4.ipdl.jp.go.jp/cgi-bin/tran\_web.cgi.ejle

2004/09/28

http://www4.ipdl.jp.go.jp/cgi-bin/tran\_web.cgi.ejle

2004/09/21

[141] SNC2 is set to "1" when the pattern of 1 of a PURIPITTO signal is in the location of b0 of an ODD sink frame when SNC2 is supervised only in the wobbling cycle 11, or the pattern of "0" of a PURIPITTO signal is in the location of b0 of an EVEN sink frame.

[142] With reference to CYCL11 signal inputted from a decoder 208 in a synchronous condition, a SNC2 signal inputted from the pattern match circuit 201, a state machine 204 is a time DBU ring cycle 11) of CYCL11 signal being "1", and outputs a signal which is different from SNC2 is "1".

[143] In the wobbling cycle 11, when SNC2 is "1", I hear that the pattern of b0 of a PURIPITTO signal was detected, there is counted value of the flywheel counter 205 in the location of "0" or "1", the counted value of a flywheel counter is in agreement with a wobbling cycle number, and can be judged that it is in a synchronous condition.

[144] When SNC2 is "0" in the wobbling cycle 11, the counted value and the wobbling cycle number of a flywheel counter may not be in agreement. However, when SNC2 signal cannot detect continuously in the wobbling cycle 11, it is made to judge that it is in an asynchronous condition in this information recording apparatus S, as it is the following since SNC2 signal may be detected even if a PURIPITTO signal has a defect and it is in a synchronous condition.

[145] First, when SNC2 is "1" in the wobbling cycle 11, a state machine 204 outputs clearance signal CLR to the error counter 210. Moreover, when SNC2 is 1 in the wobbling cycle 11, a state machine 204 outputs the count-up signal UP to the error counter 210.

[146] A decoder 211 will output error signal SNCERR, if the counted value of the error counter 210 is decoded and counted value amounts to "3".

[147] At drawing 15, the PLL circuit shows the pattern match circuit 202 when SNC2 is undetecting continuously in the wobbling cycle 11 of a (ring and the PURIPITTO data frame after about a lock gap, a state machine 204, the error counter 210, and the timing of a decoder 211 operation by the PURIPITTO data frame shown by #4.

[148] In the information recording apparatus S in this case, the pattern match circuit 201 for synchronous pattern detection used for initial synchronization actuation differs in the bit position of the number of bits to refer to from the pattern match circuit 202 for synchronous pattern detection used for step-out detection actuation.

[149] When applying the truth table of the above-mentioned table 4 in the pattern match circuit 1 and applying the truth table of the above-mentioned table 5 in the pattern match circuit 202, a number of bits which refers to a synchronization in gap actuation to the number of bits referred to in initial synchronization actuation being "4" is "3." And if the number of bits to refer decreases, the establishment in which an error is included in the bit range to refer to will cease.

[150] If it does so, even if it is in a synchronous condition, establishment that SNC2 is not detected by the defect of a PURIPITTO signal can decrease, and a synchronization can cease accidentally the establishment judged to be a gap. Therefore, the detection dependability of PURIPITTO data can be raised (this is equivalent to the effectiveness of the operation gestalt of claims 4 and 5 of this invention).

[151] Effect of the Invention] As explained above, since the PURIPITTO information detection equipment of the optical disk driving gear of claims 1 and 2 of this invention performs synchronous detection in initial synchronization actuation with reference to the PURIPITTO signal of only the specific location of the wobbling signal 8 periods, even if locations other than the specific location to refer to have a defect etc., it is lost that mistaken synchronous detection is performed of it. Moreover, since the PURIPITTO signal of only a specific location fewer than predetermined pattern location on the wobble period by which PURIPITTO is formed in coding of PURIPITTO data is referred to, a decoding error can be decreased. Therefore, the detection dependability of PURIPITTO data can be raised.

[152] Moreover, since the PURIPITTO information detection equipment of the optical disk driving gear of claim 3 of this invention performs synchronous detection with reference to a PURIPITTO signal longer than the predetermined pattern location on the wobble period in which

PURIPITTO is formed in initial synchronization actuation, the incorrect synchronous detection of it at the time of initial synchronization detection is lost, and it can establish a synchronization promptly.

[0153] Furthermore, since it detects by a synchronization shifting in the PURIPITTO information detection equipment of the optical disk driving gear of claims 4 and 5 of this invention, and a synchronization shifting to detection with reference to the PURIPITTO signal of only a specific location shorter than an initial synchronization actuation, even if it is in a synchronous condition, a synchronization can decrease accidentally the establishment judged to be a gap by the defect of a PURIPITTO signal.

[Translation done.]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the *original* precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the explanatory view showing the structure of the DVD-R disk which the information recording apparatus of the operation gestalt of this invention uses.

[Drawing 2] It is the explanatory view showing a record format of the Puri information currently beforehand recorded on the DVD-R disk which the information recording apparatus of the operation gestalt of this invention uses, and roll control information.

[Drawing 3] It is drawing for explaining the semantics of a PURIPITTO signal.

[Drawing 4] It is the block diagram showing the configuration of the decoder circuit of the well-known technique which decodes a PURIPITTO signal.

[Drawing 5] It is drawing showing the example of decoding using the decoder circuit shown in drawing 4.

[Drawing 6] It is an explanatory view in case a wobbling signal is overlapped on a noise component.

[Drawing 7] It is drawing showing the configuration of the information recording device which is 1 operation gestalt of the PURIPITTO information detection equipment of the optical disk driving gear of this invention.

[Drawing 8] It is drawing showing the configuration of a PURIPITTO signal latch circuit shown in drawing 7.

[Drawing 9] It is drawing showing the timing of the PURIPITTO signal latch circuit shown in drawing 8 of operation.

[Drawing 10] It is drawing showing the configuration of the timing signal generator for PURIPITTO signal decoding shown in drawing 7.

[Drawing 11] It is drawing showing the timing of the timing signal generator for PURIPITTO signal decoding shown in drawing 10 of operation.

[Drawing 12] It is drawing showing the timing of the timing signal generator for PURIPITTO signal decoding of operation similarly.

[Drawing 13] It is drawing showing the timing of the timing signal generator for PURIPITTO signal decoding of operation similarly.

[Drawing 14] When the table of truth value of Table 4 in the timing signal generator for PURIPITTO signal decoding is similarly used, it is drawing showing different timing of operation from the table of truth value of Table 2.

[Drawing 15] It is drawing showing the timing of the timing signal generator for PURIPITTO signal decoding when a gap produces a synchronization of operation for a certain reason in a synchronous condition similarly.

[Description of Notations]

- 1: DVD-R disk 2: Groove truck  
3: Land truck 4: PURIPITTO  
5: Coloring matter film 6: Golden vacuum evaporation side  
7: Protective coat 10: Pickup  
11: Regenerative amplifier 12: Decoder  
13: CPU

14: PURIPITTO signal encoder  
15: Power control circuit 16: Laser drive circuit  
17: Interface  
18: PURIPITTO signal decoder  
19: PURIPITTO signal detector  
20: The timing signal generator for PURIPITTO signal decoding  
21: BPF 22: Wobbling signal detector  
23: Wobbling signal phase comparator  
24: PURIPITTO signal phase comparator  
25: Spindle driver  
26: Spindle motor 27: Switch  
28: VCO 29: Reference clock generator  
30: Phase comparator for spindles 31 32: Counting-down circuit  
40: PURIPITTO signal latch circuit  
100: LPP binary-ized circuit  
101: Wobbling signal binary-ized circuit  
102: The flip-flop (F/F) circuit for a synchronization  
103: Shift register 104: Comparator  
105: Criteria sink pattern generating circuit  
200: Shift register  
201,202,203: Pattern match circuit  
204: State machine  
205: Flywheel counter 206: Decoder  
207: Edge detector 208: Counter  
209: Decoder

---

[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**